沃德颐通
— WORLD E TO —

16 通道 24 位 ADC

CM1348 数据手册

特征

- 24 位无失码
- 固定通道模式或自动扫描模式
- 固定通道模式数据速率：125kSPS
- 自动扫描模式数据速率：29.5kSPS/通道
- 单次转换数据稳定
- 16 个单端输入或 8 组差分输入
- 单极 (5V) 或双极 (±2.5V) 工作电压
- 低噪声：2.8μVrms(1.8kSPS)
- INL：0.0003%
- 失调电压温漂：0.02μV/℃
- 增益温漂：0.4ppm/℃
- 支持开路检测功能
- 具有转换开始控制管脚
- 内部信号可输出至片外进行信号调理
- 片上温度、基准电压、失调电压、ADC 增益、电源电压回读自检
- 转换功耗：21mW
- 待机、休眠及断电模式
- 8 个 GPIO 端口
- 晶振或外部时钟：32.768kHz

应用

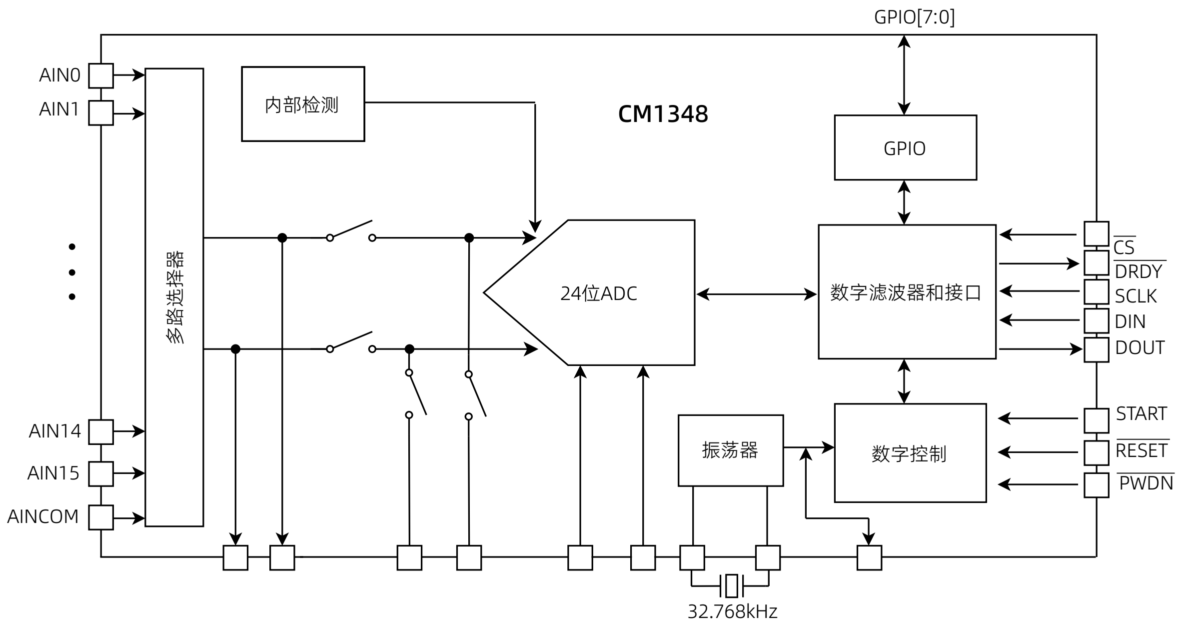
- 医学、航空电子设备和过程控制
- 机械及系统监视
- 快速扫描多通道仪器
- 工业系统
- 实验测量系统

概述

CM1348 是一款低噪声、24 位 ΔΣ ADC，支持 16 个单通道输入或者 8 组差分输入。既可以支持单次转换也可以支持连续转换：单次转换时，最大数据速率为 29.5kSPS；连续转换时，最大数据速率为 125kSPS。片内含有 PLL 电路，可以将 32.768kHz 的晶振时钟升频至 15.729MHz 作为系统时钟使用，同时还可以接受外灌最高 16MHz 时钟作为系统时钟使用。

CM1348 具有系统自检功能，可以通过寄存器读取供电电压、片内温度、参考电压、增益、失调电压等数据。支持串行 SPI 通信，可以对输入通道、数据速率、GPIO、检测功能等进行配置。

架构框图



目录

文档历史

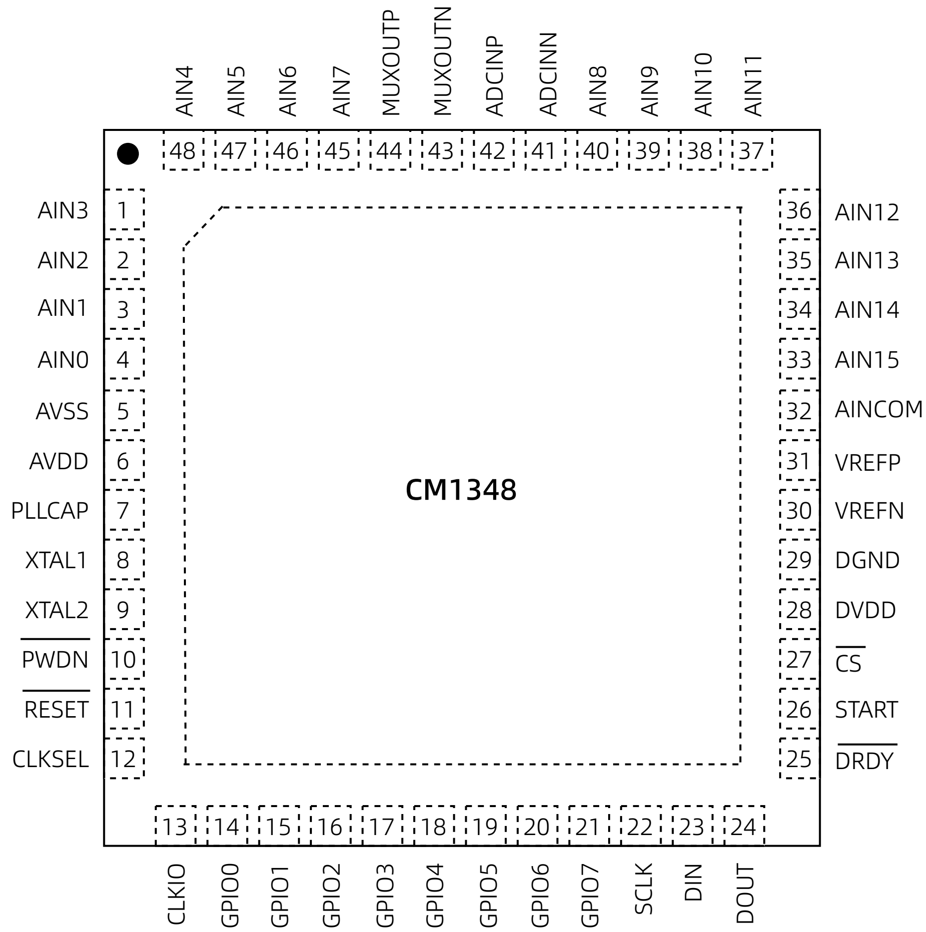
下表列举了本文档自产品发布后的所有更新。

文档版本	修订日期	内容描述
V1.0	2023-11-13	初版发布。
V1.1	2025-01-13	基于量产数据更新电气规格。
V1.2	2025-02-18	优化典型特征图。

管脚配置和功能

管脚配置

以下为 CM1348 QFN48 封装管脚示意图：



管脚功能

表 1 管脚功能描述

编号	名称	类型[1]	说明
1	AIN3	AI	单端输入通道 3，差分输入通道 1 (-)。
2	AIN2	AI	单端输入通道 2，差分输入通道 1 (+)。
3	AIN1	AI	单端输入通道 1，差分输入通道 0 (-)。
4	AIN0	AI	单端输入通道 0，差分输入通道 0 (+)。
5	AVSS	PWR	模拟负极电源：单极 0V，或双极-2.5V。
6	AVDD	PWR	模拟正极电源：单极 5V，或双极 2.5V。
7	PLLCAP	A	锁相环旁路电容：当使用晶体振荡器时，连接 22nF 到 AVSS。
8	XTAL1	A	32.768kHz 晶体振荡器输入管脚 1。
9	XTAL2	A	32.768kHz 晶体振荡器输入管脚 2。
10	$\overline{PWDN}$	DI	断电控制：保持 2 个以上 f_{CLK} 周期低电平进入低功耗模式。

编号	名称	类型[1]	说明
11	$\overline{\text{RESET}}$	DI	复位输入：保持 2 个以上 f_{CLK} 周期低电平复位芯片。
12	CLKSEL	DI	时钟选择输入： • 低 = 选择晶体振荡器，f_{CLK} 可通过 CLKIO 输出。 • 高 = 禁用晶体振荡器，f_{CLK} 通过 CLKIO 输入。
13	CLKIO	DI/O	系统时钟输入/输出（取决于 CLKSEL 管脚）。
14	GPIO0	DI/O	通用数字输入/输出 0。
15	GPIO1	DI/O	通用数字输入/输出 1。
16	GPIO2	DI/O	通用数字输入/输出 2。
17	GPIO3	DI/O	通用数字输入/输出 3。
18	GPIO4	DI/O	通用数字输入/输出 4。
19	GPIO5	DI/O	通用数字输入/输出 5。
20	GPIO6	DI/O	通用数字输入/输出 6。
21	GPIO7	DI/O	通用数字输入/输出 7。
22	SCLK	DI	SPI 接口时钟输入，时钟上升沿锁存数据，下降沿输出数据。
23	DIN	DI	SPI 接口数据输入。
24	DOUT	DO	SPI 接口数据输出。
25	$\overline{\text{DRDY}}$	DO	数据准备就绪输出，低有效。
26	START	DI	开始转换输入，高有效。
27	$\overline{\text{CS}}$	DI	SPI 接口片选输入，低有效。
28	DVDD	PWR	数字电源：2.7V~5.5V。
29	DGND	GND	数字地。
30	VREFN	AI	基准源输入负极。
31	VREFP	AI	基准源输入正极。
32	AINCOM	AI	所有单端输入的公共参考地。
33	AIN15	AI	单端输入通道 15，差分输入通道 7 (-)。
34	AIN14	AI	单端输入通道 14，差分输入通道 7 (+)。
35	AIN13	AI	单端输入通道 13，差分输入通道 6 (-)。
36	AIN12	AI	单端输入通道 12，差分输入通道 6 (+)。
37	AIN11	AI	单端输入通道 11，差分输入通道 5 (-)。
38	AIN10	AI	单端输入通道 10，差分输入通道 5 (+)。
39	AIN9	AI	单端输入通道 9，差分输入通道 4 (-)。
40	AIN8	AI	单端输入通道 8，差分输入通道 4 (+)。
41	ADCINN	AI	ADC 差分输入 (-)。
42	ADCINP	AI	ADC 差分输入 (+)。
43	MUXOUTN	AO	多路选择器差分输出 (-)。
44	MUXOUTP	AO	多路选择器差分输出 (+)。

编号	名称	类型 [1]	说明
45	AIN7	AI	单端输入通道 7，差分输入通道 3 (-)。
46	AIN6	AI	单端输入通道 6，差分输入通道 3 (+)。
47	AIN5	AI	单端输入通道 5，差分输入通道 2 (-)。
48	AIN4	AI	单端输入通道 4，差分输入通道 2 (+)。
	EPAD	NC	底部焊盘，无内部电气连接；可以连接到 AVSS 或者浮空。

1：PWR 表示电源，GND 表示接地，DI 表示数字输入，DO 表示数字输出，DI/O 表示数字输入输出，A 表示模拟，AI 表示模拟输入，AO 表示模拟输出。

绝对最大额定值

<table>
<tr><th colspan="2">参数</th><th>最小值</th><th>最大值</th><th>单位</th></tr>
<tr><td colspan="5">温度</td></tr>
<tr><td colspan="2">工作温度</td><td>-40</td><td>125</td><td>°C</td></tr>
<tr><td colspan="2">存储温度</td><td>-60</td><td>150</td><td>°C</td></tr>
<tr><td colspan="2">结温</td><td></td><td>150</td><td>°C</td></tr>
<tr><td colspan="5">耐压</td></tr>
<tr><td colspan="2">AVDD 至 AVSS</td><td>-0.3</td><td>5.5</td><td>V</td></tr>
<tr><td colspan="2">AVSS 至 DGND</td><td>-2.8</td><td>0.3</td><td>V</td></tr>
<tr><td colspan="2">DVDD 至 DGND</td><td>-0.3</td><td>5.5</td><td>V</td></tr>
<tr><td colspan="2">模拟输入</td><td>AVSS - 0.3</td><td>AVDD + 0.3</td><td>V</td></tr>
<tr><td colspan="2">数字输入至 DGND</td><td>-0.3</td><td>DVDD + 0.3</td><td>V</td></tr>
<tr><td colspan="5">ESD</td></tr>
<tr><td rowspan="2">HBM</td><td>除模拟输入外的所有管脚</td><td>2000</td><td></td><td>V</td></tr>
<tr><td>仅模拟输入管脚</td><td>8000</td><td></td><td>V</td></tr>
<tr><td colspan="2">CDM</td><td>1000</td><td></td><td>V</td></tr>
</table>

电气规格

默认测试条件：TA = -40°C~125°C、AVDD = 2.5V、AVSS = -2.5V、DVDD = 3.3V、VREF = 4.096V、VREFN = -2.5V、f_{CLK} = 16MHz（外部时钟）或者 f_{CLK} = 15.729MHz （内部时钟）、BYPASS = 1。

参数	测试条件	最小值	典型值	最大值	单位
模拟输入					
单端输入绝对电压	AIN0~AIN15、AINCOM 相对于 DGND	AVSS - 0.1		AVDD + 0.1	V
差分输入满量程电压	V_{IN} = ADCINP - ADCINN		±1.067VREF		V
通道导通阻抗			80		Ω
差分输入阻抗			52		kΩ
串扰	f_{IN} = 1kHz		-110		dB
ADC					
分辨率	无失码	24			Bits
输出数据速率	固定通道模式	1.953		125	kSPS
	自动扫描模式	1.859		29.52	kSPS
INL	差分输入		0.0003	0.001	% of FSR[1]
失调误差	输入短接，禁用斩波 (CHOP = 0)		20		μV
	输入短接，启用斩波 (CHOP = 1)		1	10	μV
失调温漂	禁用斩波		0.4		μV/°C
	启用斩波		0.02	0.1	μV/°C
增益误差			0.1	0.3	%
增益温漂			0.4	2	ppm/°C
转换噪声	DRATE[1:0] = 11		12		μVrms
CMRR	f_{CM} = 50Hz/60Hz	90	105		dB
PSRR	AVDD，AVSS，f_{PS} = 50Hz/60Hz	80	95		dB
	DVDD，f_{PS} = 50Hz/60Hz	90	100		dB
SNR	f_{IN} = 1kHz，V_{IN} = -0.5dBFS		103		dB
THD			-112		dB
SNDR			102		dB
SFDR			112		dB
基准电压					
差分输入范围	VREF = VREFP - VREFN		4.096	AVDD - AVSS	V
VREFN		AVSS - 0.1		VREFP - 1.2	V
VREFP			4.096	AVDD	V
输入阻抗			18		kΩ
系统参数					
外部基准电压读取误差			1	3	%

参数	测试条件	最小值	典型值	最大值	单位
电源电压读取误差			1	3	%
温度传感器电压	TA = 25°C		142		mV
温度传感器温度系数			441		μV/°C
数字输入输出					
V_{IH}		0.7DVDD		DVDD	V
V_{IL}		DGND		0.3DVDD	V
V_{OH}	I_{OH} = -2mA	0.8DVDD		DVDD	V
V_{OL}	I_{OL} = 2mA	DGND		0.2DVDD	V
I_{IH}	V_{IN} = DVDD		1		μA
I_{IL}	V_{IN} = GND		1		μA
输入时钟频率		0.1		16	MHz
输入时钟占空比		40		60	%
晶振频率			32.768		kHz
电源输入					
DVDD		2.7		5.25	V
AVSS		-2.6		0	V
AVDD		AVSS + 4.75		AVSS + 5.25	V
DVDD 电流	外部时钟工作		0.15	0.47	mA
	内部时钟工作，不使能时钟输出		5.0		μA
	内部时钟工作，使能时钟输出		1.6		mA
	断电模式		0.1		μA
AVDD，AVSS 电流	转换模式		4.1	5.1	mA
	待机模式		2.5		mA
	休眠模式		2.1		mA
	断电模式		0.3		μA
功耗	转换模式		21		mW
	待机模式		13		mW
	休眠模式		11		mW
	断电模式		2		μW

1：FSR = ±1.067VREF。

时序规格

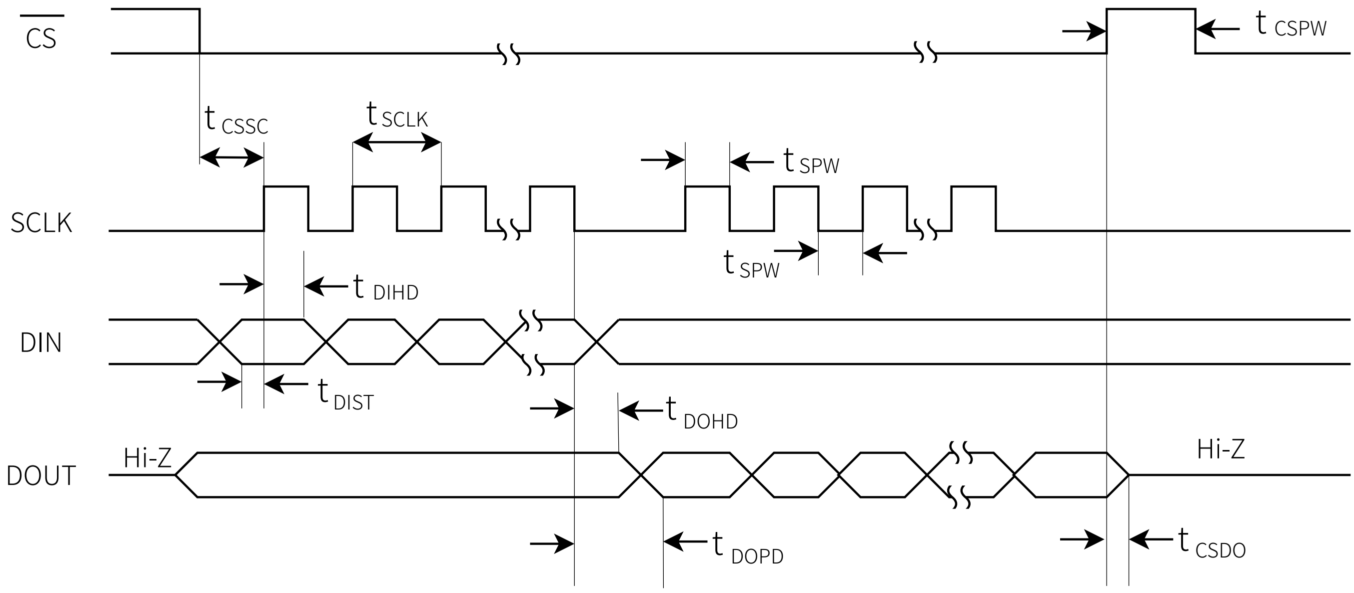


图 1 串行接口时序

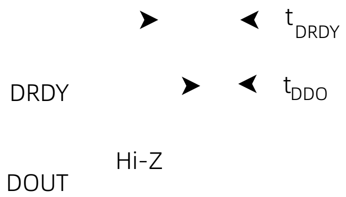


图 2 $\overline{\text{DRDY}}$更新时序

表 2 串行接口时序特征

参数	描述	最小值	典型值	最大值	单位
t_{SCLK}	SCLK 时钟周期	2			$1/f_{CLK}$
t_{SPW}	SCLK 高电平或低电平脉冲宽度（最大可以达到 SPI 复位值）	0.8		4096	$1/f_{CLK}$
t_{CSSC}	CS 低电平到第一个 SCLK 上升沿的建立时间	2.5			$1/f_{CLK}$
t_{DIST}	有效 DIN 到 SCLK 上升沿的建立时间	22			ns
t_{DIHD}	有效 DIN 到 SCLK 下降沿的保持时间	1			ns
t_{DOPD}	SCLK 下降沿到新的有效输出的传输延时			34.1	ns
t_{DOHD}	SCLK 下降沿到上一次的有效输出的保持时间	8.49			ns
t_{CSDO}	CS 高电平到无效 DOUT（三态）		5		$1/f_{CLK}$
t_{CSPW}	CS 高脉冲宽度	2			$1/f_{CLK}$
$t_{\overline{DRDY}}$	数据未读时 DRDY 高脉冲宽度		1		$1/f_{CLK}$
t_{DDO}	有效 DOUT 到 DRDY 下降沿(CS = 0)		0.5		$1/f_{CLK}$

典型特征

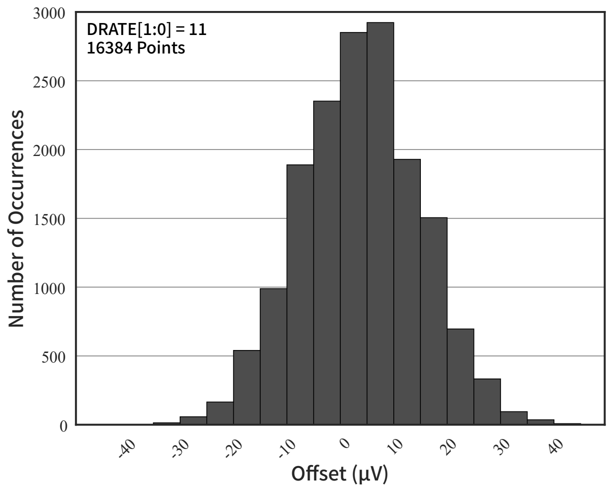


图 3 失调电压分布

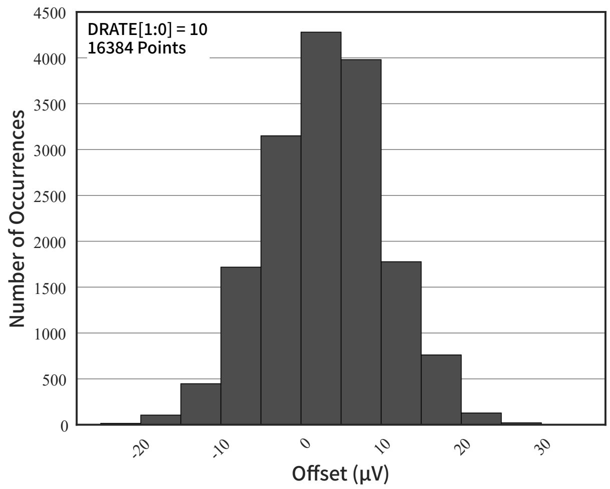


图 4 失调电压分布

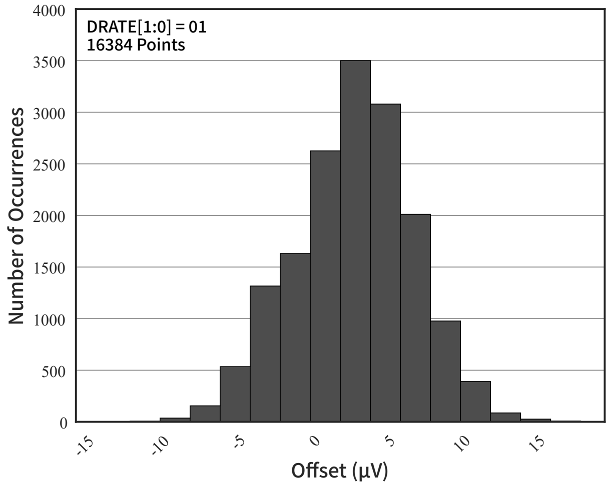


图 5 失调电压分布

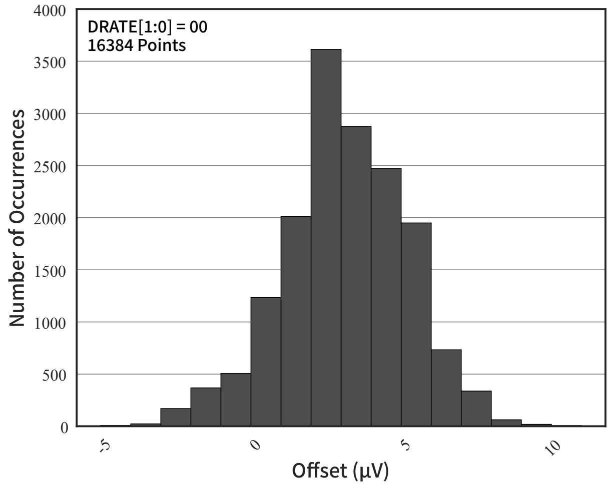


图 6 失调电压分布

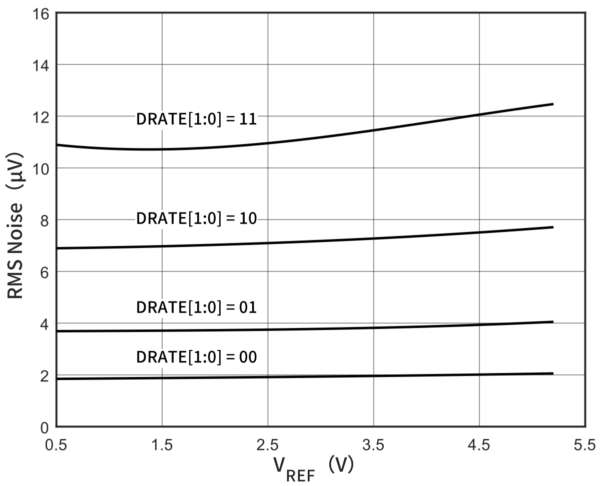


图 7 噪声 vs V_{REF}

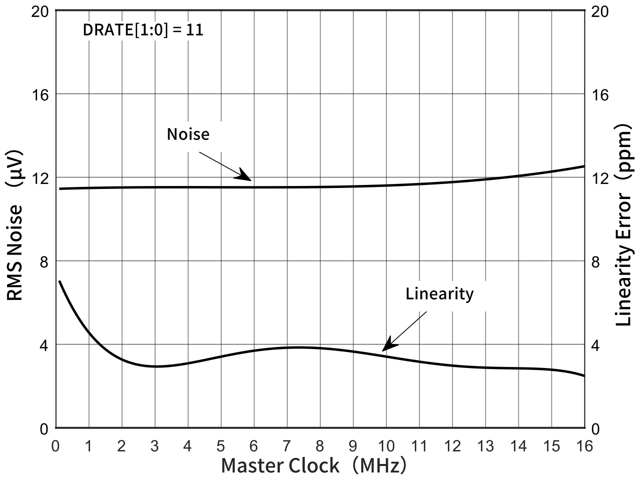


图 8 噪声和 INL vs 主时钟

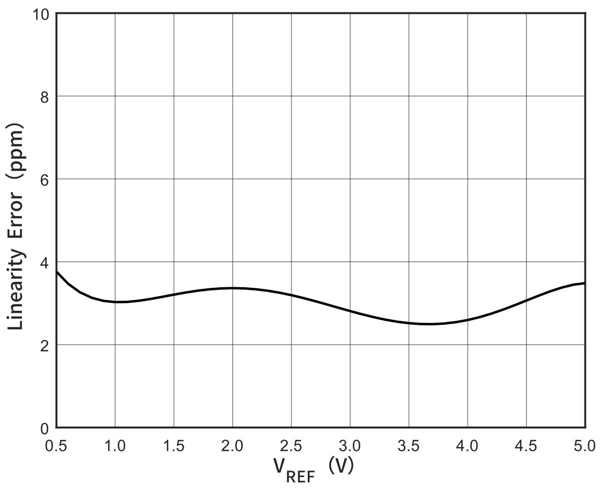


图 9 INL vs V_{REF}

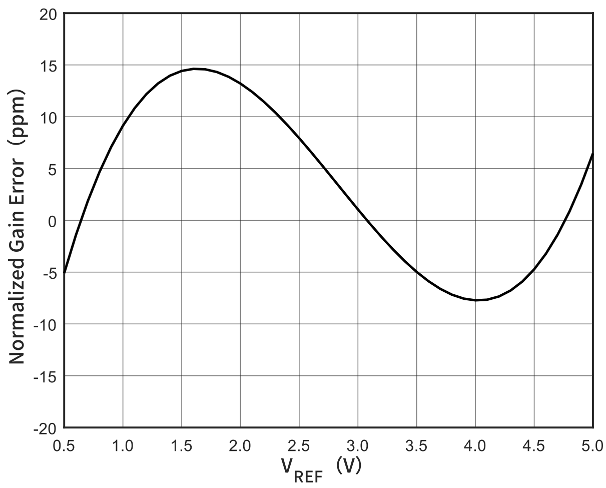


图 10 增益误差 vs V_{REF}

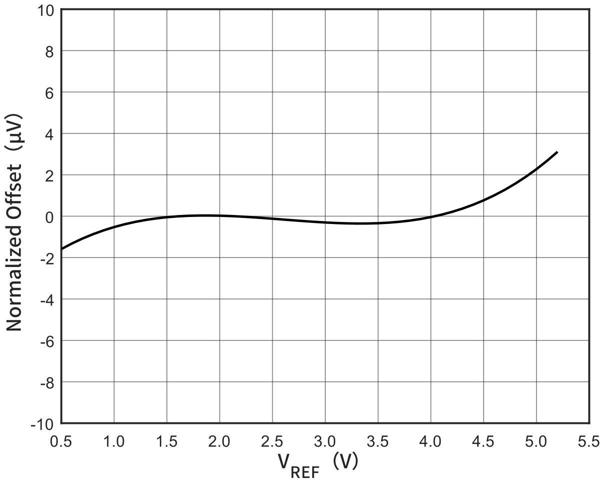


图 11 失调电压 vs V_{REF}

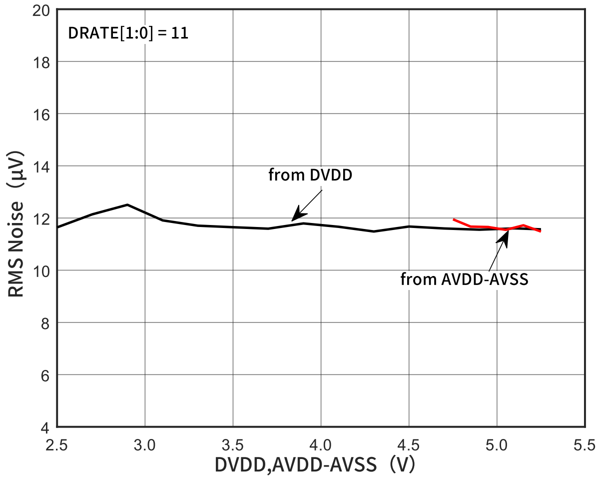


图 12 噪声 vs 电源电压

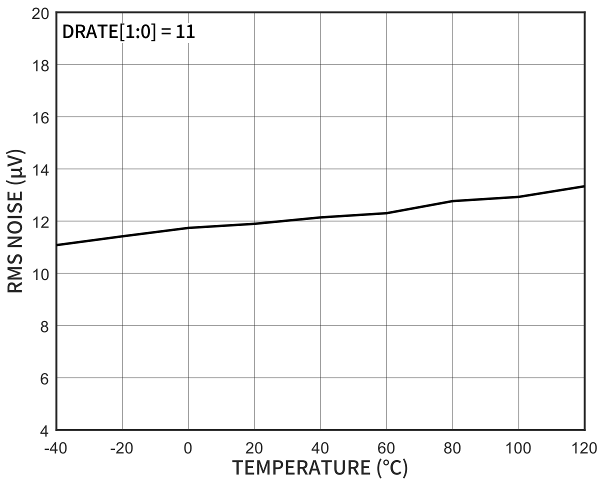


图 13 噪声 vs 温度

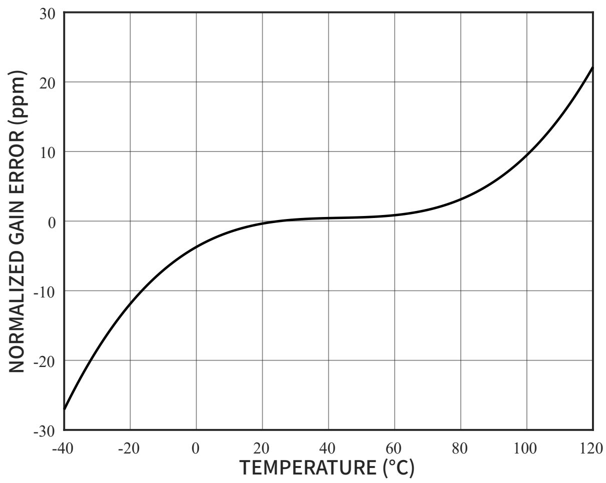


图 14 增益错误 vs 温度

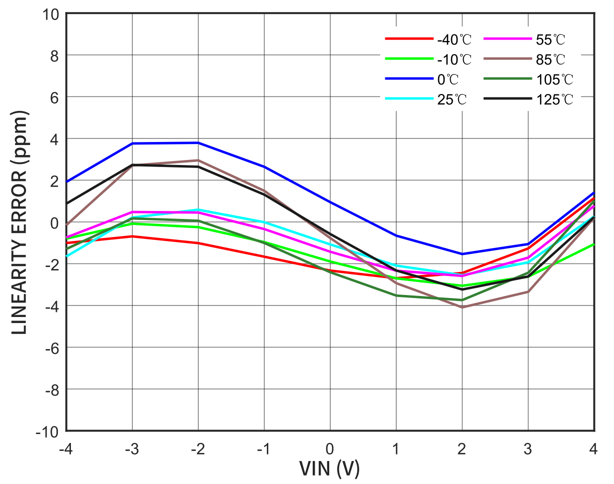


图 15 INL vs 输入幅度

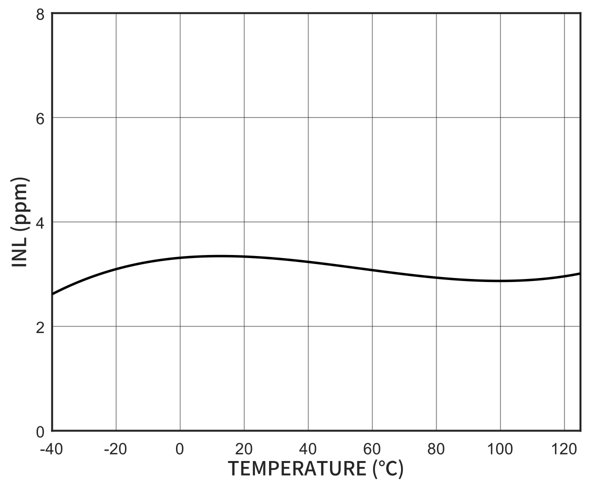


图 16 INL vs 温度

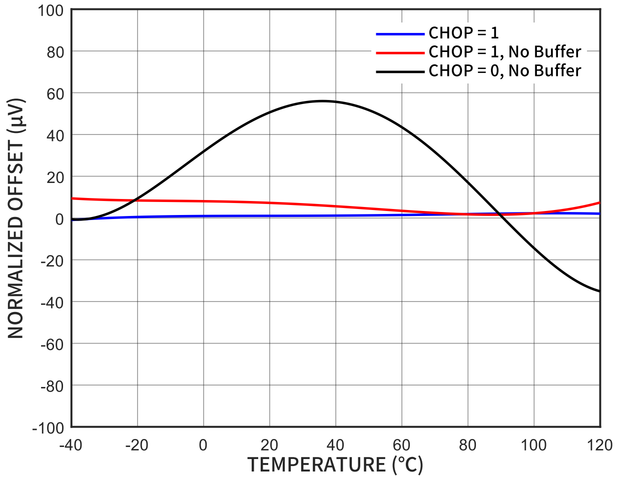


图 17 失调电压 vs 温度

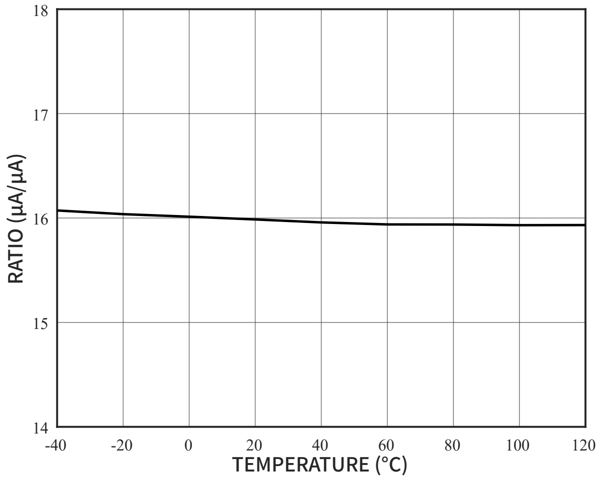


图 18 传感器偏置电流源比 vs 温度

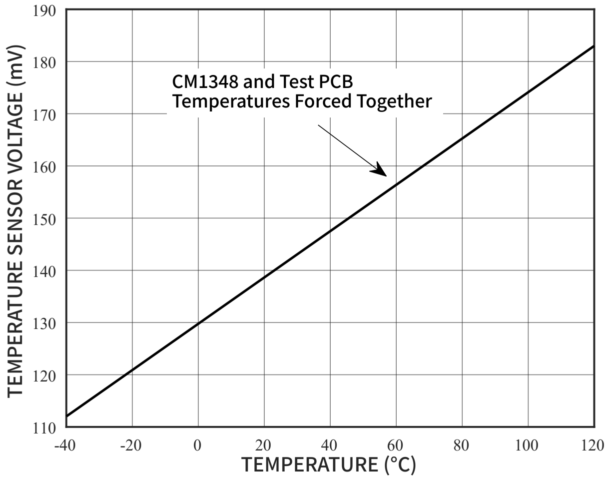


图 19 温度传感器电压 vs 温度

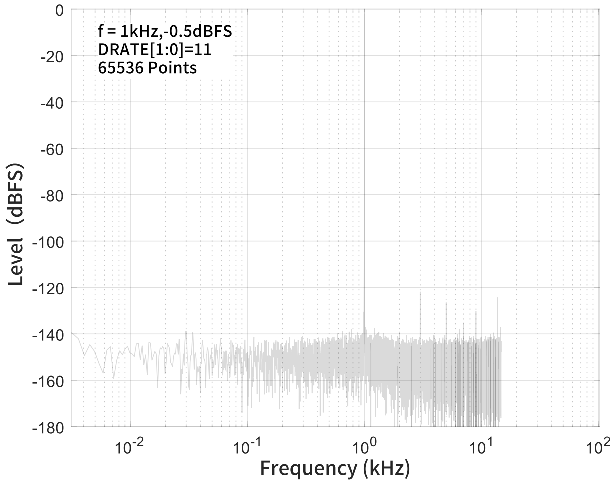


图 20 FFT

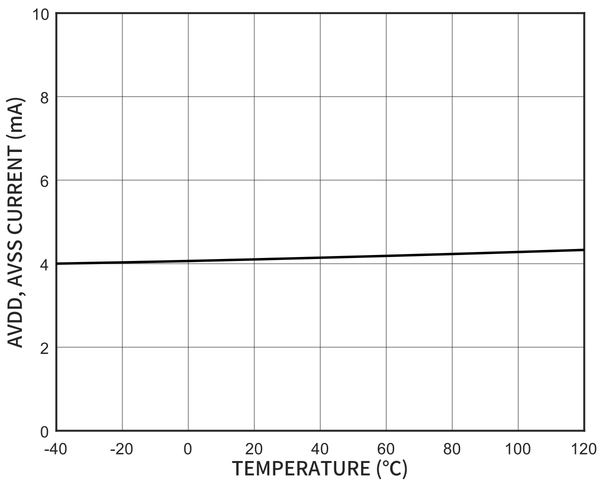


图 21 电源电流 vs 温度

工作原理

CM1348 是一款灵活的、快速多通道、低噪声、24 位 ADC。转换器提供一个最大为 29.5kSPS 的通道扫描速度，在小于 700μs 的时间里完成一个完整的 16 通道扫描。

图 22 给出了 CM1348 的架构框图。外部采样信号可以通过以下两种方式进入 ADC 进行采样：1. 经过多路选择器选择后，从 MUXOUTP/N 管脚输出到片外，然后经过调理后，再从 ADCINP/N 管脚输入并送到 ADC 调制器；2. 经过多路选择器后，直接送到 ADC 调制器。芯片内部电流源可以输出到选中的外部通道，用以偏置传感器或是作为开路检测。片上系统自检功能可以读回温度、电源电压、增益、失调电压和外部基准电压。

CM1348 的转换器电路由三阶、ΔΣ 调制器跟一个可编程的数字滤波器组成。调制器可以根据基准电压 VREF = (VREFP - VREFN) 测量差分输入信号 V_{IN} = (ADCINP - ADCINN)。数字滤波器收到调制器的信号后，给出一个低噪声的数字输出。信号转换支持通道自动扫描，最大速度为 29.5kSPS。降低扫描速度，可以增大分辨率。

CM1348 采用 SPI 通信协议，可以通过片上寄存器对输入多路选择器、传感器电流偏置、数据速率等参数进行配置。不管是连接到 XTAL1 和 XTAL2 的外部 32.768kHz 的晶振，还是连接到 CLKIO 的外部时钟，都可以作为系统时钟源。当采用外部晶振作为时钟源时，可以将系统时钟输出到片外以驱动其它设备和控制器。GPIO 提供 8 个可作为输入和输出的控制口。

多路选择器

图 23 给出了多路选择器的简图。多路选择器可以提供 16 通道的某一单端输入，或者 8 通道的某一差分输入，或是片上监测信号到 ADC 的输入。也可以通过 MUXOUTP/N 管脚输出到片外，再经由 ADCINP/N 管脚输入到 ADC，从而实现在芯片外部进行信号调理的功能。

转换器支持两种模式对多路选择器的通道进行访问：自动扫描模式和固定通道模式。这两种模式是通过寄存器 CONFIG0 的 MUXMOD 位选定。自动扫描模式自动扫描选定的一个或者多个通道，固定通道模式则只会对预先设定的一个待测量通道进行转换。

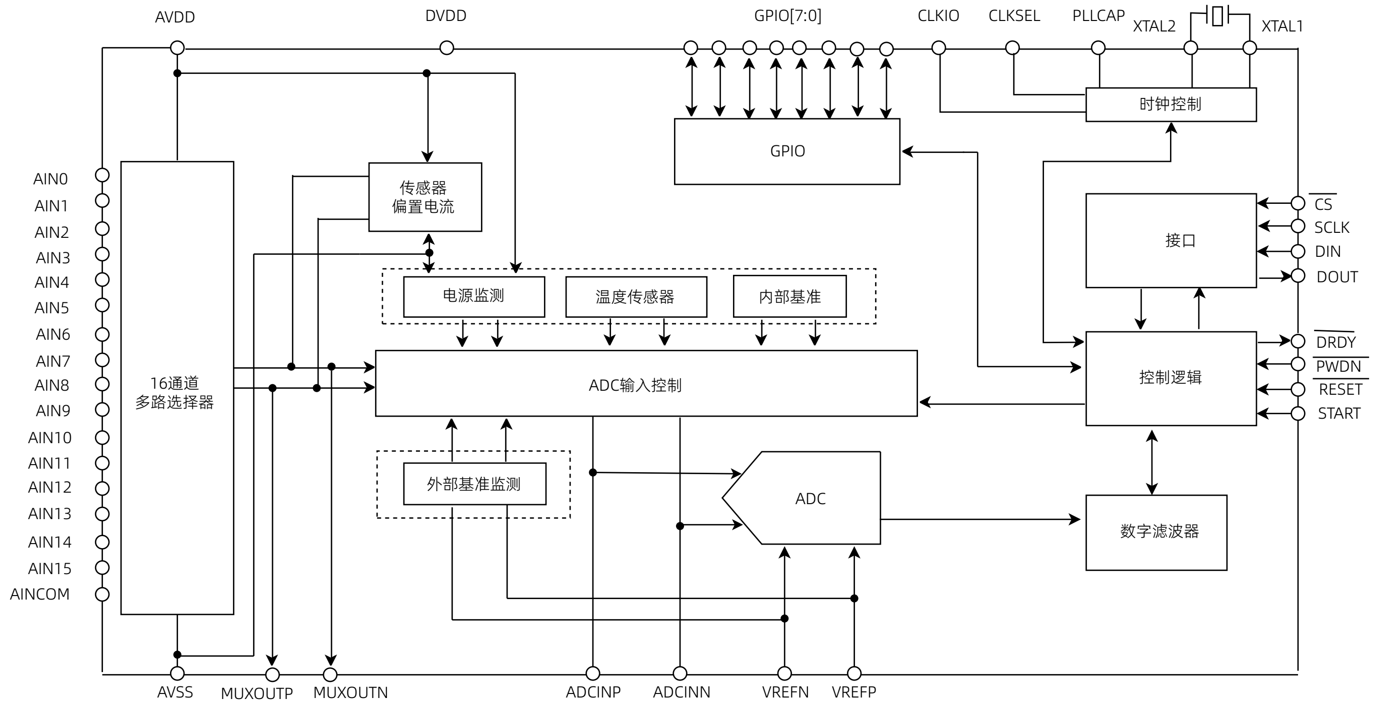


图 22 架构框图

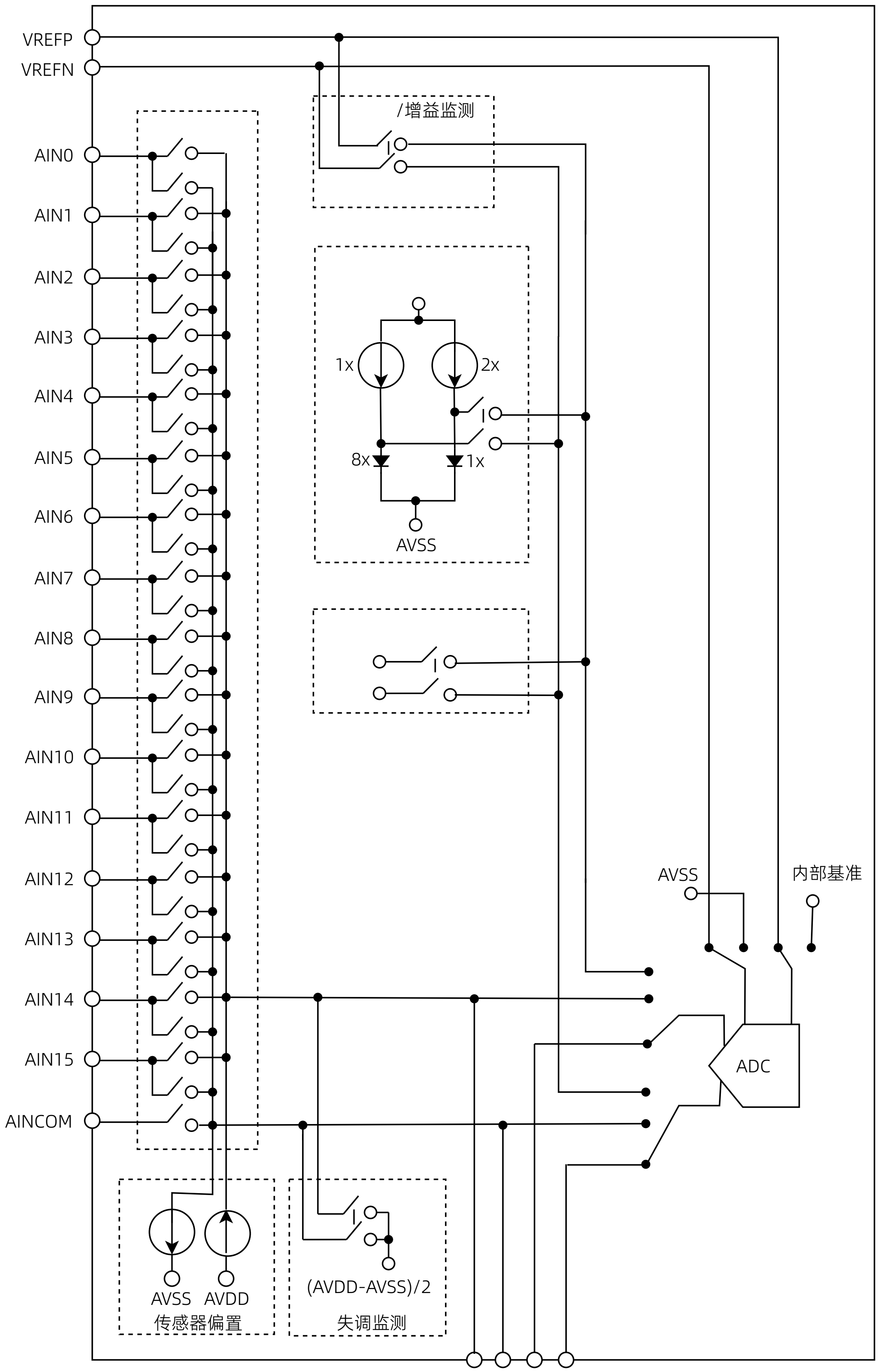


图 23 输入多路选择器

基准电压

CM1348 的基准电压是 VREFP 和 VREFN 之间的差分值：VREF = VREFP - VREFN。基准输入采用和模拟输入电路类似的结构，如图 24 所示。开关电容在 f_{CLK} = 16MHz 时，等效的电阻是 18kΩ，需要注意该等效阻抗会作为基准驱动芯片的负载。

CM1348 要达到最好性能需要一个高品质的基准电压源。基准源带来的噪声和漂移会导致整个系统的性能降低。在低数据率下

（即 ADC 工作于低噪声模式），基准源电路的噪声、PCB 板图等需要特别注意，以防恶化整体性能。

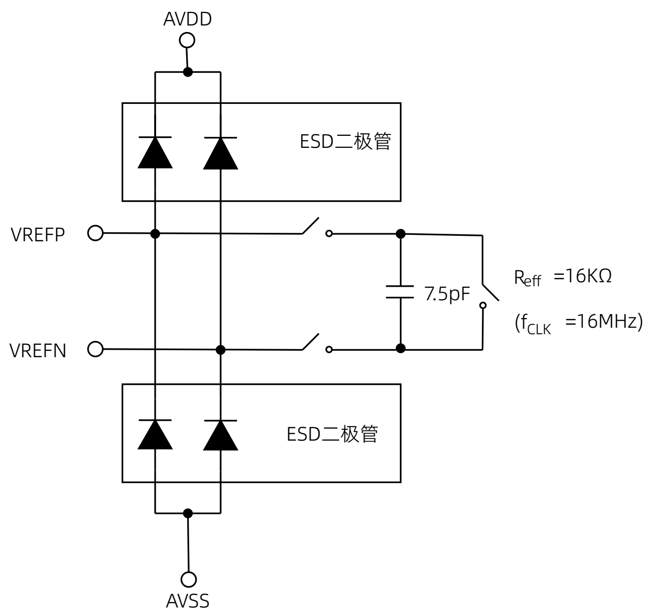


图 24 简版基准输入电路

主时钟 (f_{CLK})

CM1348 以高速率对模拟输入进行过采样，这需要将高频主时钟提供给转换器。如图 25 所示，时钟可以来自于晶体振荡器，或者外部时钟源。

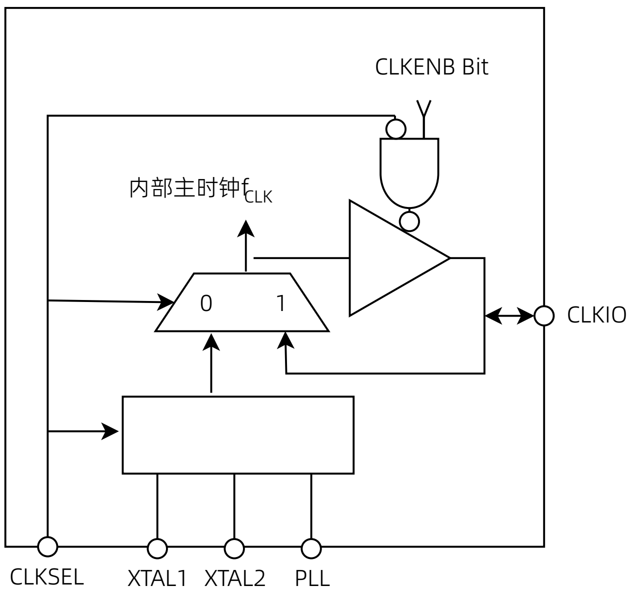


图 25 时钟产生模块架构

晶体振荡器

片上振荡器和锁相环 (PLL) 以及外部晶体可用于生成系统时钟。采用该模式时，需要将 CLKSEL 管脚连接到低电平，同时在 PLLCAP 管脚和 AVSS 管脚之间加一个 22nF 滤波电容。PLL 的内部时钟可以输出到 CLKIO 以驱动其他转换器或控制器。如果未使用，禁用时钟输出以降低芯片功耗，设置见表 3 。图 26 为晶体振荡器的连接。将这些部件放置在尽可能靠近管脚的位置，以避免干扰和耦合。不要将 XTAL1 或 XTAL2 连接到任何其他电路。振荡器启动时间可能会根据晶体型号和环境温度而变化，用户应验证振荡器的启动时间。

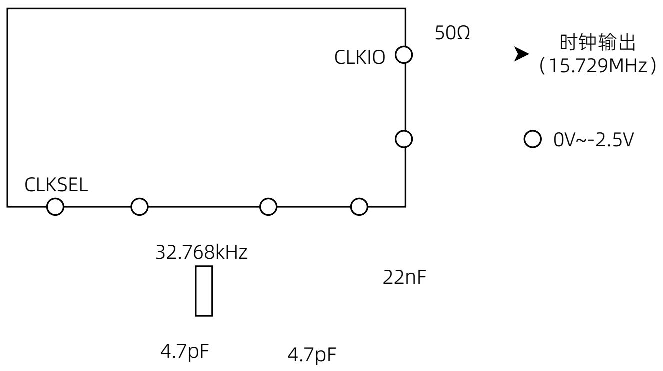


图 26 晶体振荡器连接

表 3 系统时钟源

CLKSEL	CLKENB	时钟源	CLKIO 功能
0	0	32.768kHz 晶体振荡器	禁用 （内部接地）
0	1	32.768kHz 晶体振荡器	输出 (15.729MHz)
1	x	外部时钟输入	输入 (16MHz)

外部时钟输入

当使用外部时钟时，需要将 CLKSEL 管脚连接到高电平，并将主时钟通过 CLKIO 管脚输入，如图 27 所示。

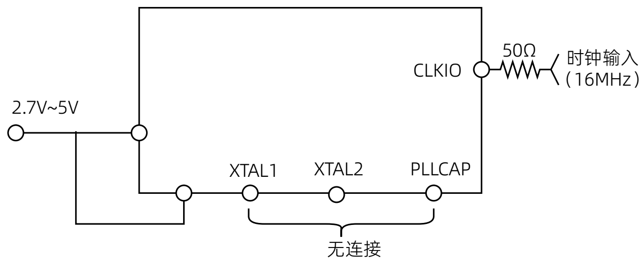


图 27 外部时钟连接

ADC

CM1348 的 ADC 是由两部分模块组成：调制器和数字滤波器。

调制器

调制器是把模拟输入电压转变成数据脉冲调制(PCM)的数据流。当差分模拟输入(ADCINP - ADCINN)电压值接近基准电压的时候，PCM 数据流中出现 '1' 的密度最大，当差分模拟输入接近于零的时候，PCM 编码中出现'0' 和 '1'的次数几乎是相等的。三阶

调制器将量化噪声搬移到高频带，这样数字滤波器可以容易地将其去除。

CM1348 的 ADC 通过内部电容不间断的充放电来测量输入信号。图 29 的左边给出了 ADC 输入电路的简单示意图；右边给出了用等效电阻替换电容和开关的输入电路图。图 28 给出了图 29 开关的开关时序。在采样阶段，S1 闭合，C_{A1} 被充电至 ADCINP，C_{A2} 被充电至 ADCINN，C_B 被充电至(ADCINP - ADCINN)。在放电阶段，S1 先断开，接着 S2 闭合。C_{A1} 和 C_{A2} 放电到交流地，C_B 放电到 0V。充电和放电这两个状态周期循环时间为 $t_{SAMPLE} = 4/f_{CLK}$。

在对输入电容充电时，会从输入源产生一个充电电流。这个电流的平均值可以用来计算等效输入阻抗，$R_{eff} = V_{IN}/I_{AVERAGE}$。阻值与 f_{CLK} 成反比。

调制器会不断地对输入信号进行斩波，这样能够得到极好的失调电压性能。需要注意的是，源自外部电路的失调电压不能被调制器内部斩波去除，使用 CM1348 外部斩波可以有效去除该部分失调。

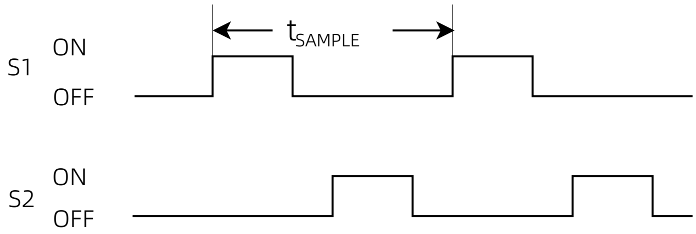


图 28 S1 和 S2 开关时序

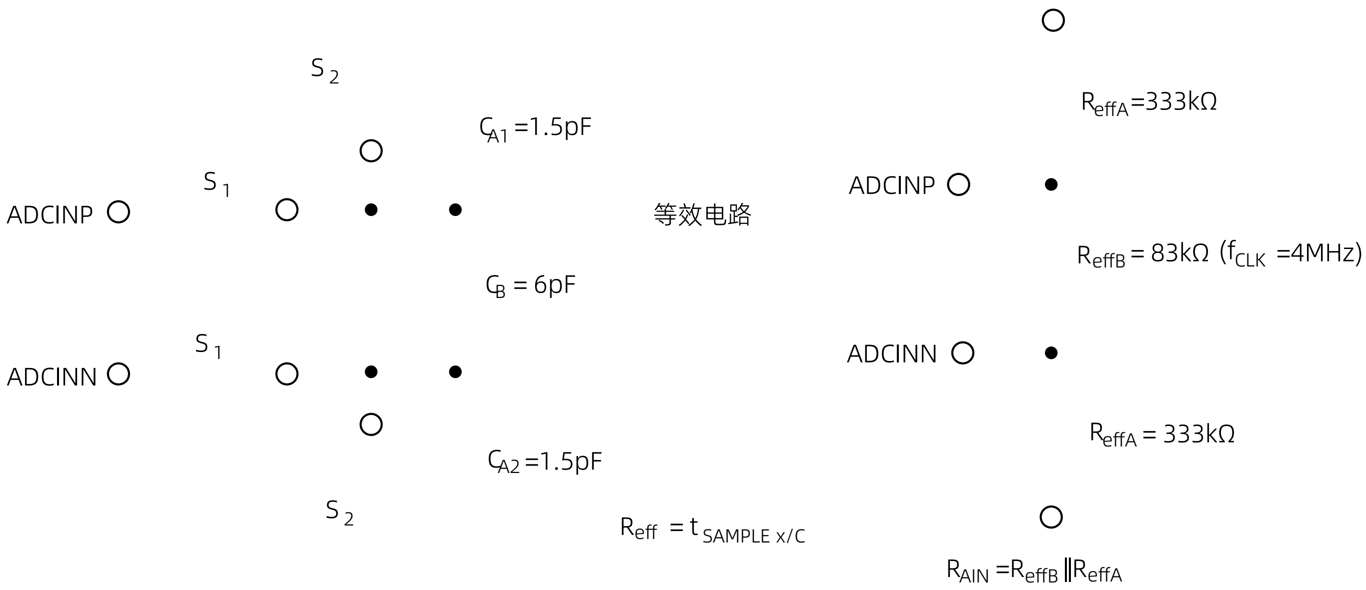


图 29 ADC 输入示意图

启用外部斩波后，转换器在同一通道上连续读取两个读数，两个读数极性相反，对这两个读数取平均值可以抵消失调，如图 30 所示。在启用外部斩波的情况下，数据速率会降低到正常情况下的一半。

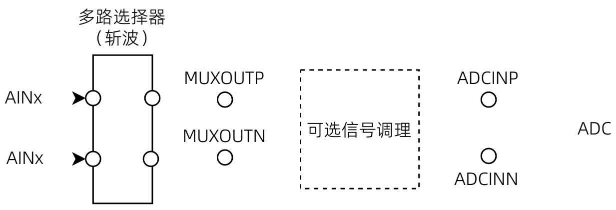


图 30 外部斩波

由于输入反转是通过内部多路选择器的开关切换实现，因此在开关切换后需要足够的延迟时间，以保证信号建立稳定（请参考自动扫描模式中的开关延时部分）。

外部斩波可显著降低总失调误差（小于 10μV）和随温度的失调漂移（小于 0.2μV/°C）。但是需要注意在启用外部斩波下，将无法实现系统自检功能。

数字滤波器

可编程低通数字滤波器接收调制器输出并产生高精度数字输出。滤波器滤除的噪声越多分辨率越高，滤除的噪声越少数据速率越高，以此权衡分辨率和数据速率的需求来对滤波器进行相应配置。数字滤波器由两部分构成，在固定阶数滤波器后面跟着一个可编程的滤波器。图 31 给出了滤波器的结构图。数据以 $f_{CLK}/4$ 的速率从模拟调制器传入滤波器。固定阶数滤波器是抽取值为 32 的四阶 sinc 滤波器，其以 $f_{CLK}/128$ 的速率输出数据。滤波器的第二级是可编程滤波器（一阶 sinc 滤波器），使用 DRATE[1:0] 给出的值进行平均。

数据速率依赖于系统时钟频率和转换器的结构。数据速率可通过如下公式[1]和公式[2]算出：

公式[1]，数据速率（自动扫描模式）：

$$\frac{f_{CLK}}{128\left(4^{11b-DR}+3.234417+TD\right)\times 2^{CHOP}} \quad [1]$$

公式[2]，数据速率（固定通道模式）：

$$\frac{f_{CLK}}{128\left(4^{11b-DR}+CHOP(3.234417+TD)\right)\times 2^{CHOP}} \quad [2]$$

说明:
DR = DRATE[1:0]寄存器位(二进制)
CHOP = Chop寄存器位
TD = 延时时间值($128/f_{CLK}$周期)

表 4 显示了自动扫描和固定通道模式在 DRATE[1:0]寄存器不同设置下数据平均次数以及对应的数据速率(CHOP = 0，DLY = 0)。请注意，数据速率直接与 f_{CLK} 成比例。例如，将 f_{CLK} 减少 2x 最大数据速率将减少 2x。

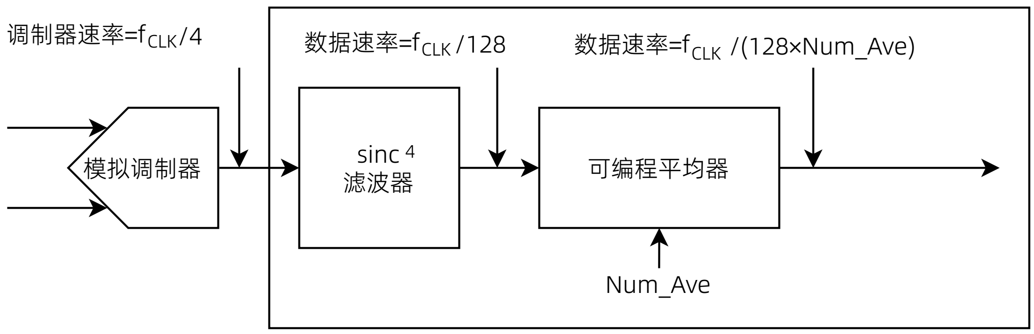


图 31 数字滤波器框图

表 4 数据速率

DRATE[1:0]	平均次数	自动扫描模式数据速率(SPS)	固定通道模式数据速率(SPS)	-3dB 带宽(Hz)
11	1	29520	125000	25390
10	4	17279	31250	12402
01	16	6499	7813	3418
00	64	1859	1953	869

表 5 理想输出码字 vs 输入信号

输入信号 V_{IN} (ADCINP - ADCINN)	理想输出码字 [1]	描述
≥ 1.067 VREF	7FFFFFh	输出最大正满量程
VREF	780000h	VIN = VREF
$1.067\ VREF/(2^{23}-1)$	000001h	1LSB
0	000000h	零输入
$-1.067\ VREF/(2^{23}-1)$	FFFFFFh	-1LSB
-VREF	87FFFFh	VIN = -VREF
$\leq -1.067\ VREF \times 2^{23}/(2^{23}-1)$	800000h	输出最大负满量程

注 1：排除噪声、线性、失调和增益误差的影响。

数据缩放比例和溢出

为了避免输入满量程或者接近满量程信号的时候转换器过载，CM1348 对输入信号进行了大约 6.67%的压缩再送到转换器。基于该设计：

1LSB = VREF/780000h

并且在以下情况下输出满码：

$|V_{IN}| \geq 1.06 \times VREF$

表 5 总结了理想的输出码字与输入信号的关系。

频率响应

ADC 的低通数字滤波器决定了 CM1348 的频率响应特性。滤波器响应是固定阶数滤波器和可编程滤波器两部分响应的乘积，如下列公式[3]所示：

$$|H(f)| = \left|H_{sinc}^4(f)\right| \times \left|H_{Average}(f)\right| =$$

$$\left|\frac{\sin\left(\frac{128\pi \times f}{f_{CLK}}\right)}{64 \times \sin\left(\frac{2\pi \times f}{f_{CLK}}\right)}\right|^4 \times \left|\frac{\sin\left(\frac{128\pi \times Num\_Ave \times f}{f_{CLK}}\right)}{Num\_Ave \times \sin\left(\frac{128\pi \times f}{f_{CLK}}\right)}\right| \quad [3]$$

数字滤波器消除调制器输出噪声，包括来自 CM1348 内部的噪声和 CM1348 输入信号中存在的外部噪声。通过改变可编程滤波器平均次数来改变滤波器带宽。平均次数越高，带宽越小，噪声越小。

低通滤波器在数据输出速率及其倍数处具有陷波点（或零点）。滤波器的 sinc4 部分在 $f_{CLK}/128$ 及其倍频处产生宽带陷波。在这些频率下，滤波器的增益为零。图 32 显示了 sinc4 的频率响应。请注意，在自动扫描模式下，数据速率会降低，但同时保持与固定通道模式相同的频率响应。

通过可编程滤波器的平均后，sinc4 滤波器产生的宽带陷波仍然存在，另外在响应中叠加了许多窄带陷波。窄带陷波的数量由平均次数决定（平均次数减 1）。

图 33 给出了平均值为 4(DRATE[1:0] = 10)时的响应。在 sinc4 滤波器的每个主陷波之间产生三个等距的陷波。DRATE[1:0] = 01 和 00 的频率响应遵循相似的模式，分别在 sinc4 陷波之间具有 15 和 63 个等距的陷波。

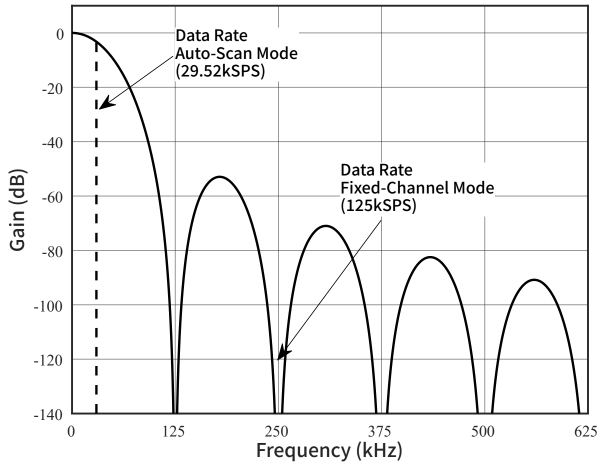


图 32 频率响应，DRATE[1:0] = 11

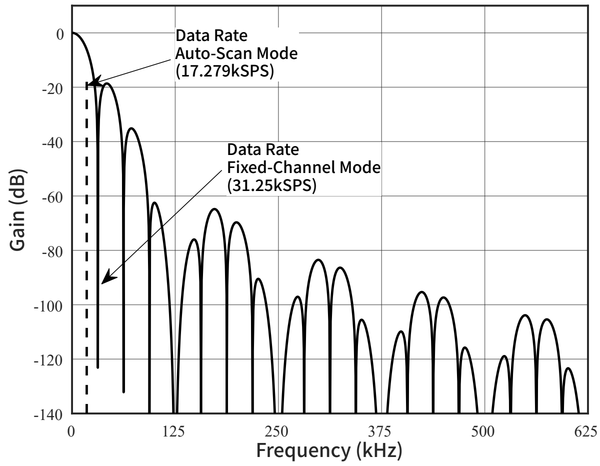


图 33 频率响应，DRATE[1:0]=10

混叠

数字滤波器的频响特性在频谱上是周期性呈现的，相邻两个频响特性之间频率间隔为 $f_{CLK}/4$（调制器速率）。图 34 显示了在 125kSPS（固定通道模式）的数据速率下绘制到 8MHz 的响应。注意 DC、4MHz 和 8MHz 附近的频率响应是相同的。数字滤波器会衰减 CM1348 输入信号中低于 $f_{CLK}/4$ 的高频噪声。然而，输入信号中频率高于 $f_{CLK}/4$ 的噪声会被混叠到 ADC 通带内。对于大多数应用，建议使用抗混叠滤波器来去除噪声。极点为 100kHz 的简单一阶输入滤波器在 $f_{CLK}/4$ 频率处提供-34dB 的抑制。

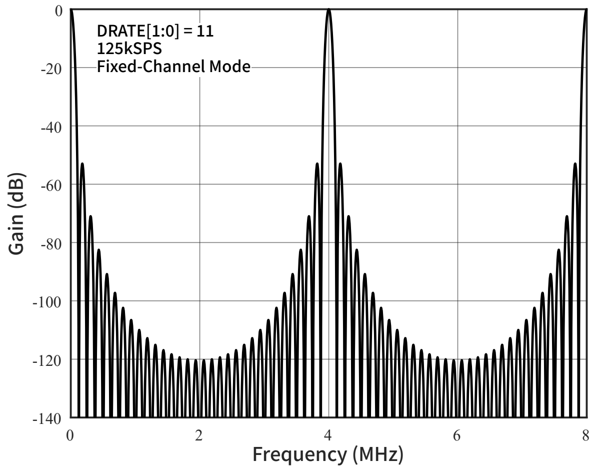


图 34 频率响应输出为 8MHz

参考图 32 和图 33，模拟输入中高于奈奎斯特带宽（采样率/2）的频率量首先被数字滤波器衰减，然后混叠到通带中。

输出数据建立时间

对于稳定的输入信号，转换开始后的第一个输出即是稳定的。当出现阶跃输入的时候，建立时间会不同。图 35 和图 36 给出了出现阶跃输入时转换器的响应结果。在大多数工作模式下，模拟输入必须经过一个完整的转换周期才能提供稳定的数据。在固定通道模式并且 DRATE[1:0] = 11 下，输入必须在经过四个完整转换周期后才能提供稳定的数据。

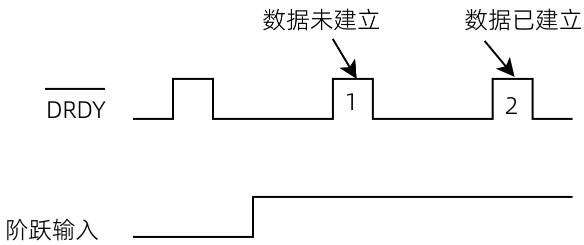


图 35 异步阶跃输入建立时间(DRATE[1:0] = 10,01,00)

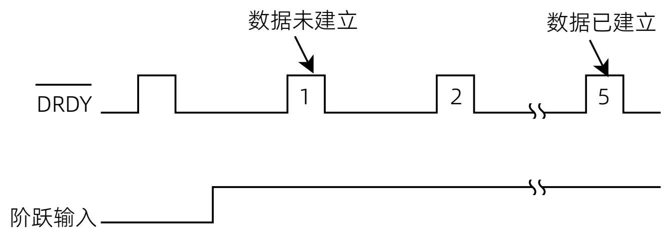


图 36 异步阶跃输入建立时间（固定通道模式，DRATE[1:0] = 11）

噪声性能

CM1348 提供优异的噪声性能，并且可以通过调整数据速率使其进一步优化。降低数据速率可以增大平均次数，因此噪声会相应的降低。对于输入参考噪声、无噪声分辨率和 ENOB 请参考表 6 。通过使用外部增益级，可以显著提高小幅信号的噪声性能。注意，当 Chop − 1 时，数据速率减少 2 倍，噪声减少 1.4 倍。

ENOB 的定义见如下公式[4]:

$$ENOB = \frac{\ln(FSR/Noise\_RMS)}{\ln(2)} \quad [4]$$

FSR 是满量程范围。

当使用峰峰值噪声时，可以得到无噪声分辨率，计算公式与公式[4] 一致。

如图 7 所示，转换器噪声相对于基准电压是恒定的。转换器的最佳信噪比是通过使用更高的基准电压(最大 V_{REF} = AVDD – AVSS)来实现的。

表 6 噪声性能 [1]

DRATE[1:0]	扫描模式数据速率 (SPS)	固定通道模式数据速率 (SPS)	输入参考噪声 (μVrms)	无噪声分辨率 (Bits)	ENOB
11	29520	125000	12	16.8	19.5
10	17279	31250	7.9	17.4	20.1
01	6499	7813	4.5	18.2	20.9
00	1859	1953	2.8	18.9	21.6

1：VREF = 4.096V，f_{CLK} = 16MHz，裁剪功能关闭，延迟时间为 0，输入端短接，2048 个采集样本。

传感器

CM1348 内部集成了电流源，可以用于偏置外部传感器，或者用于外部传感器的开路检测。

传感器偏置

图 37 给出了 CM1348 传感器应用的等效示意图，其中两个输入管脚之间的 R_S 电阻作为外部传感器的等效模型。两个串联的 80Ω 电阻(RMUX)为芯片内部等效阻抗，RL 表示 ADC 等效输入

阻抗（或外部缓冲器的等效阻抗）。当启用传感器偏置时，ISDC 从连接到 MUXOUTP 的通道流出，从连接到 MUXOUTN 的通道流入。测量到的信号即为总的 IR 压降：Isdc[(2Rmux + Rs) ‖ RL]。当传感器短路时，CM1348 还会测量到一个小的电压：Isdc[2Rmux ‖ RL]。

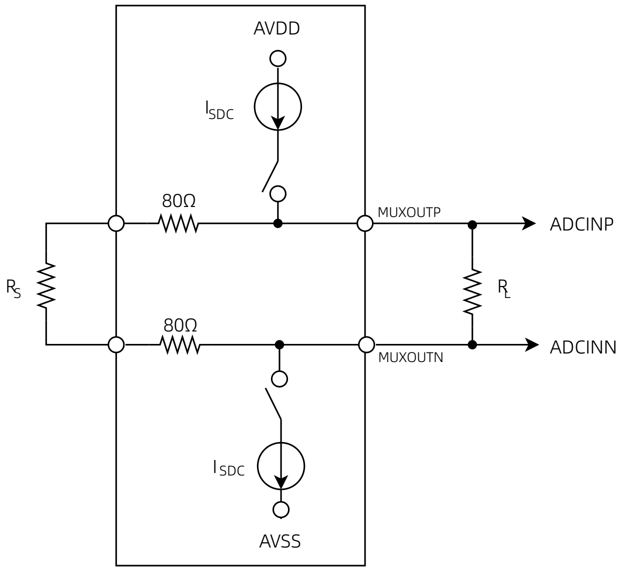


图 37 传感器等效示意图

需要注意的是，内部电流源只会连接到被选中的通道，这种配置意味着，当选择新通道时，电流源需要对传感器的寄生电容充电，这样会拖慢传感器电压的建立时间。此种情况下，可以通过自动切换时间延迟功能来增加适当的时间延迟（见自动扫描模式中的开关延时部分）。

对外部电容充满电所需要的时间见如下公式[5]:

$$\frac{dV}{dt} = \frac{I_{SDC}}{C} \qquad [5]$$

同样需要注意的是，ADC 输入端的低阻抗(65kΩ)或外部信号调理电路会成为电流源的负载。这种低阻抗限制了电流源将输入拉到正满量程以进行开路检测的能力。

传感器开路检测

为了实现传感器开路检测，需要设置偏置电流为 1.5μA 或 24μA，然后读取选定通道的 ADC 码值。当传感器开路时，ADC 正输入端电压被拉到 AVDD，负输入端被拉到 AVSS，因此输出码值趋向于正满量程。需要注意的是，电流持续流过 MUX 可能降低转换器的线性度。建议电流源周期性进行开路检测，以减缓因此带来的转换器线性度的恶化。

温度传感

电流源可用于偏置外部二极管以进行温度检测。在电流源设置为 24μA 的情况下扫描适当的通道，在电流源设置为 1.5μA 的情况下，重新扫描相同的通道。两个偏置电流导致的二极管电压读数的差异与温度成正比。

需要注意的是，两个偏置电流比例的误差、二极管和线缆电阻，以及二极管的非理想特性都会影响温度检测的准确度，这可以通过在特定温度下校准来进行补偿。

SPI

CM1348 通过 SPI 串行接口进行寄存器读写，发送指令，数据读取操作。接口由四个信号组成：$\overline{CS}$、SCLK、DIN 和 DOUT。

$\overline{CS}$用于选择串行通信设备。$\overline{CS}$低电平为有效状态，当$\overline{CS}$为高电平时，正在进行的读取或写入命令被中止，串行接口被复位。此外，DOUT 和 DIN 上的数据都被忽略。$\overline{DRDY}$表示数据准备就绪，与$\overline{CS}$的状态无关。

串行时钟(SCLK)用于将数据输入(DIN)和输出(DOUT)到 CM1348。该输入是具有高度抗噪声性的施密特触发器输入。数据在 SCLK 的上升沿被移入 DIN，在 SCLK 的下降沿被移出 DOUT。如果 SCLK 在 4096 或 256 个 f_{CLK} 周期（寄存器 CONFIG0 的 SPIRST 位配置）内保持为无效状态，正在进行的读取或写入操作将终止，SPI 接口将被复位。

CM1348 可以连接到共享 SPI 总线。当$\overline{CS}$被取消选择（高）时 DOUT 为三态。共享总线时，只能通过通道数据读取命令(DR)读取数据，无法使用数据直读(DRD)命令。

GPIO

CM1348 有 8 个 GPIO 专用管脚。通过配置寄存器 GPIOC 可以独立配置每个管脚为输入或输出。管脚电压值由数据寄存器 GPIOD 控制。当管脚配置为输入时，对 GPIOD 对应位写操作无效。

GPIO 管脚在上电后或复位后被设置为输入，注意不能让输入的 GPIO 浮空。在待机和断电模式下，GPIO 仍然保持有效状态。图 38 显示了 GPIO 端口结构。

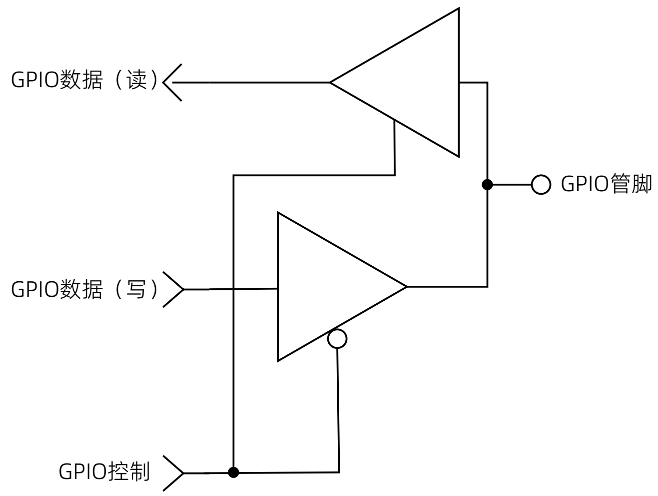


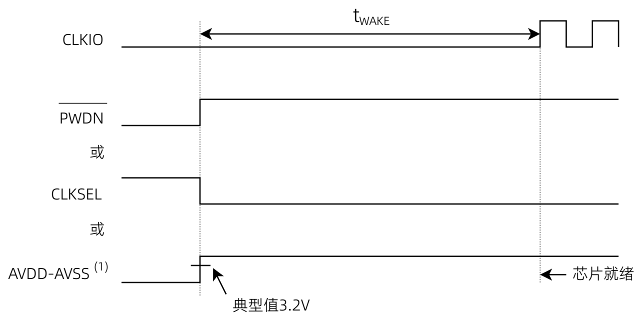
图 38 GPIO 端口管脚

功能与模式

上电时序

当给芯片通电或将$\overline{\text{PWDN}}$管脚设置为高电平以唤醒芯片时，需要一段唤醒时间才能读取读数。

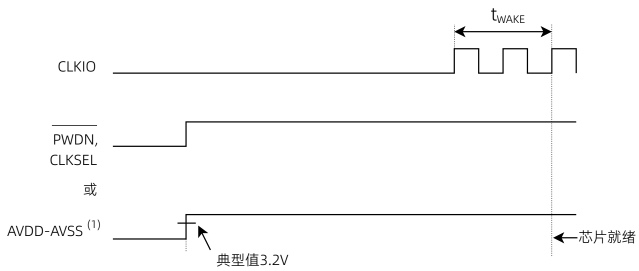
当使用内部振荡器时，如果是使用$\overline{\text{PWDN}}$管脚唤醒，唤醒时间由振荡器启动时间和 PLL 锁定时间组成；如果是电源上电，则以上时间基础上还要再增加 $2^{18}f_{CLK}$ 周期。请注意，CLKIO 在唤醒期间无效，如图 39 所示。



(1) DVDD稳定时的情况。

图 39 采用内部振荡器的唤醒时间

当使用外部时钟时，如果是使用$\overline{\text{PWDN}}$管脚唤醒，唤醒时间为 $2/f_{CLK}$ 周期，如果是电源上电，则为 $2^{18}/f_{CLK}$ 周期。所有这些时间都需要在 CLKIO 输入有效时钟之后开始计算，如图 40 所示。



(1) DVDD稳定时的情况。

图 40 采用外部时钟的唤醒时间

表 7 总结了使用内部振荡器和外部时钟操作的唤醒时间。

表 7 唤醒时间

条件	t_{WAKE} 内部振荡器 [1]	t_{WAKE} 外部时钟
PWDN 或 CLKSEL	t_{OSC}	$2/f_{CLK}$
AVDD - AVSS	$t_{OSC} + 2^{18}/f_{CLK}$	$2^{18}/f_{CLK}$

1：唤醒时间为典型值，根据不同晶体特性和电容布局等会有所变化。

工作模式

CM1348 有三种工作模式：转换模式、空闲模式和断电模式。在转换模式下，芯片正常转换通道输入，芯片功耗最高。该模式分为两个子模式：自动扫描模式和固定通道模式。

空闲模式下，芯片不转换通道数据，但保持活动状态，等待输入以启动转换。与转换模式相比，功耗有所降低。此模式也有两个子模式：待机和休眠。

断电模式下，转换器的所有功能都被禁用，功耗降至最低。

转换模式

CM1348 有两种转换模式：自动扫描模式和固定通道模式。在自动扫描模式下，需要在地址寄存器预先设置要测量的通道。当转换开始时，转换器根据触发条件以连续循环或脉冲的方式自动依次测量通道输入。

固定通道模式下，在获取通道数据之前，需要在地址寄存器设置待转换的通道地址。当转换开始时，芯片根据触发条件以连续或脉冲方式转换选定的通道。该模式下的数据速率高于自动扫描模式，因为不需要每次转换前对输入通道进行切换。

转换模式通过寄存器 CONFIG0 的 MUXMOD 位来配置。

自动扫描模式

CM1348 有 16 个模拟输入通道，可以组合为 8 组差分输入或 16 个单端输入，还有额外的 5 个内部系统测量信号。这些加在一起，该芯片总共允许最多 29 种可能的输入组合。转换器在 START 管脚或启动转换命令的控制下，以连续循环或脉冲方式自动扫描和测量所选通道。在寄存器 MUXDIF、MUXSG0、MUXSG1、和 SYSRED 中配置要测量的通道，对任何寄存器的写入命令都会将内部通道指针重置为最高优先级通道，如表 12 所示。在 ADC 转换过程中，禁止配置上述寄存器。只有当 START 管脚为低电平，且 ADC 停止转换时才允许配置。

开关延时

当 CM1348 工作在自动扫描模式下，转换器会自动的从当前通道切换到下一个通道，如果芯片工作在外部回路(BYPAS = 1)模式，且外部调理电路没有在开关切换后完全建立，则数据可能不正确。CM1348 提供了一种开关时间延迟功能，该功能在通道切换后自动产生延迟，确保足够的建立时间。所需延迟时间主要取决于外部信号调理电路的稳定时间，此外还需要考虑通道切换时造成的输入源波动稳定下来所需的时间。

下表列出了不同时间延迟与时间常数之比(t/τ)对应的数据最终建立情况（以百分比和位数表示）。

表 8 建立时间

t/T	最终稳定（%）	最终稳定（Bits）
1	63	2
3	95	5
5	99.3	7

t/T	最终稳定（%）	最终稳定（Bits）
7	99.9	10
10	99.995	14
15	99.9999	20
17	99.999994	24

开关切换延迟寄存器的使用降低了有效通道数据速率。表 9 显示了当使用开关切换延迟功能时从公式[1]导出的实际数据速率。

当使用脉冲转换时，通道的切换来自于外部 START 管脚的脉冲或者是转换命令，此时软件的适当设计就可以保证通道切换后有足够的时间延迟。但是在 Chop – 1 的情况下，因为对同一个通道信号需要进行开关切换操作，仍然会存在开关切换之后的延迟，此时同样需要考虑开关延迟设置。

固定通道模式

在该模式下，16 个模拟输入通道(AIN0 - AIN15)中的任何一个均可选择连接至 ADC 正输入端，任何模拟输入通道均可选择连接至 ADC 负输入端。在转换不同的通道之前，MUXSCH 寄存器必须选择新的通道配置。请注意，在该模式下，MUXDIF、MUXSG0、MUXSG1、SYSRED 寄存器配置都无效，系统自检功能无法使用。

空闲模式

当 START 管脚为低电平时，ADC 完成当前通道的转换之后，进入空闲模式。空闲模式又可分为待机模式和休眠模式两种，通过 CONFIG1 和 IDLEMOD 寄存器进行配置。在待机模式下，芯片内部功耗会减小，当重新进入转换状态时需要的唤醒时间较少。在休眠模式下，芯片功耗会进一步减少，但重新进入转换模式时需要的唤醒时间较长（见表 10 ）。

表 9 开关延时下的有效数据速率（自动扫描模式）

DLY[2:0]	时间延迟（128/fCLK）	时间延迟（μs）	DRATE[1:0]=11	DRATE[1:0]=10	DRATE[1:0]=01	DRATE[1:0]=00
000	0	0	29520	17279	6499	1859
001	1	8	23917	15195	6180	1832
010	2	16	20076	13548	5889	1806
011	4	32	15195	11134	5382	1755
100	8	64	10224	8209	4591	1662
101	16	128	6180	5382	3548	1502
110	32	256	3450	3187	2440	1260
111	48	384	2393	2263	1859	1085

断电模式

在断电模式下，模拟和数字电路都被完全禁用。

$\overline{\text{PWDN}}$管脚用于控制转换器的断电模式。在断电模式下，所有内部电路都被停用，包括振荡器和时钟输出。将$\overline{\text{PWDN}}$保持在低电平至少两个 f_{CLK} 周期，即可进入断电模式。寄存器设置在断电期间保留不变。当管脚切换到高电平时，转换器需要足够的唤醒时间，才能正常进行转换，参考上电时序部分。请注意，在断电模式下，CM1348 的输入不能浮空。

转换控制

CM1348 的转换由 START 管脚控制。当 START 管脚变高时，转换开始，当 START 管脚为低时，转换停止。对于连续转换，请将 START 管脚维持在高电平。转换也可以由脉冲转换命令控制。每发送一个脉冲转换命令则转换一个通道。通过这种方式，通道转换可以逐步进行，而无需切换 START 管脚。

START 管脚

如图 41 所示，当 START 管脚变高时，芯片连续循环转换所有预先设定的通道，直到 START 管脚变低，转换过程完成，芯片进入待机或休眠模式，等待新的启动条件。当$\overline{\text{DRDY}}$为低时，转换数据准备就绪。图 43 显示了 START 管脚和$\overline{\text{DRDY}}$时序。在表 11 中描述了通道数据被转换的顺序。当编程列表中最后一个选择的通道已经转换时，芯片从最高优先级的通道开始继续转换。如果在自动扫描模式下只选择了一个通道，则转换器保持在该通道循环完成转换。对任何寄存器的写入操作都会将通道指针重置为最高优先级的通道（见表 12 ）。在“固定通道”模式下，通道指针保持不变。

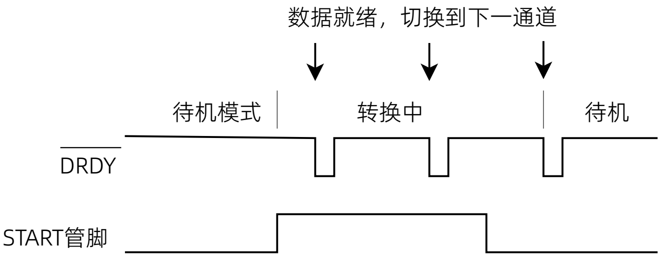


图 41 转换控制，自动扫描模式

START 管脚可以通过软件直接控制，方法是从外部将 GPIO 端口管脚连接到 START 管脚。建议使用外部下拉电阻器来防止 GPIO 浮空。这样就可以通过 SPI 接口写入 GPIO 数据寄存器(GPIOD)来有效控制 START 管脚。

脉冲转换

脉冲转换可以通过 START 管脚实现，也可以通过脉冲转换命令(PC)实现。使用 START 管脚时，在转换周期完成之前变为低电平，则在转换完当前通道后芯片进入待机或休眠模式，等待新的启动条件，如图 42 所示。图 43 显示了 START 管脚和$\overline{\text{DRDY}}$时序。使用脉冲转换命令发起转换时，START 管脚维持低电平，每个脉冲转换命令转换来自一个通道的数据。当命令字节完全移入（SCLK 的第八个下降沿）时，脉冲转换命令生效。转换完成后，如果启用了多个通道（自动扫描模式），转换器会将地址指针指向下一个选定的通道。

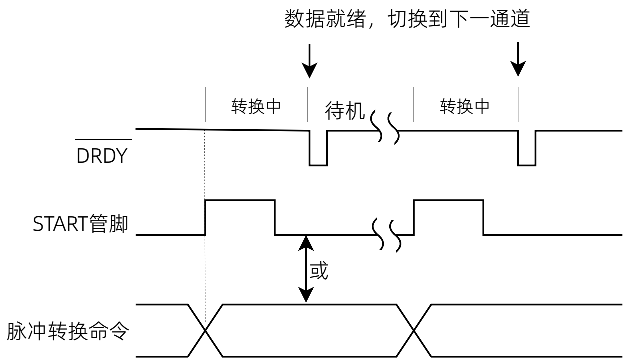


图 42 脉冲转换，自动扫描模式

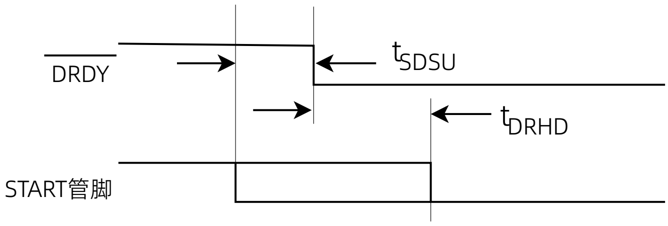


图 43 START 管脚和$\overline{\text{DRDY}}$时序

SYMBOL	描述	最小值	单位
t_{SDSU}	完成最后一次转换，START 信号到$\overline{\text{DRDY}}$信号的建立时间	8	T_{CLK}
t_{DRHD}	完成当前转换$\overline{\text{DRDY}}$信号到 START 的保持时间	8	T_{CLK}

初始延时

如图 44 所示，当出现启动转换条件时，CM1348 的第一次读取将延迟数个时钟周期。这种延迟是为了提供足够的建立时间，以确保第一次读数时就有完全稳定的数据。此后的数据读取是全数据速率的。第一次读取延迟的时钟周期数取决于数据速率设置，以及转换启动之前是待机模式还是休眠模式。表 10 列出了延迟的时钟周期与数据速率的关系。

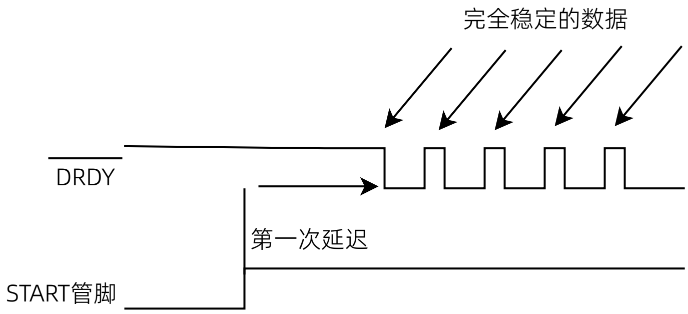


图 44 第一次读取数据的延迟

表 10 $\overline{\text{DRDY}}$启动时的延迟，Chop = 0，DLY[2:0] = 000

DRATE[1:0]	待机模式初始延时（f_{CLK} 周期数）		休眠模式初始延时（f_{CLK} 周期数）	
	固定通道	自动扫描	固定通道	自动扫描
11	668	667	732	731
10	1051	1051	1116	1116
01	2587	2587	2651	2652
00	8731	8732	8796	8800

系统自检

电源检测

CM1348 的模拟电源电压可以通过读取 VCC 寄存器来监控。电源电压在芯片内部进行缩放后，用内部基准进行测量。无论单极性配置还是双极性配置，转换的是 AVDD 和 AVSS 之差。请注意，在使用该功能之前，需要禁用斩波。

按照如下公式[6]将输出码字值转换为电压：

$$\text{总模拟电源电压} = \frac{\text{输出码字}}{786432 \times 2} \qquad [6]$$

当电源电压降至规定的最低工作电压以下时，CM1348 无法保证正确工作。当模拟电源电压降至约 4.3V 以下时，状态字节中的 SUPPLY 位会被置高，电源电压拉高后 SUPPLY 位会重新置低。SUPPLY 位置高与置低判定点的滞回电压大约为 50mV。

增益检测

在该配置中，外部基准既连接到 ADC 的模拟输入端，又连接到 ADC 基准输入端。GAIN 寄存器中可以得到芯片的增益信息。

按照如下公式[7]将输出码字值转换为芯片增益：

$$\text{设备增益}(V/V) = \frac{\text{输出码字}}{7864320} \qquad [7]$$

为了校正增益误差，用户软件可以将每个转换器数据值除以增益。注意，这仅校正源自 ADC 内的增益误差；由于外部增益级误差或由于基准误差引起的系统增益误差不被补偿。请注意，在读取该通道数据前，还需要禁用斩波。

基准电压检测

在该配置中，会采用内部基准对外部基准进行测量。REF 寄存器的数据表示外部基准电压的大小。

按照如下公式[8]将输出码字值转换为外部基准电压：

$$\text{外部基准}(V) = \frac{\text{输出码字}}{786432 \times 2} \qquad [8]$$

如果基准输入管脚是浮空的（未连接），则内部偏置将它们拉至 AVSS。这会导致输出码字偏向于“0”。连接到外部基准管脚的旁路电容在上电时需要建立时间，因此在检测时请验证基准是否已稳定，以确保读数准确。请注意，在读取该通道数据前，需要禁用斩波。

温度检测

CM1348 包含一个片上温度传感器。该传感器使用两个内部二极管，其中一个二极管的电流密度为另一个的 16 倍。两个二极管产生的差分电压与绝对温度成比例。

由于封装对印刷 PCB 电路板的热阻较低，因此芯片温度基本上会跟随 PCB 的温度。但是需要注意的是，CM1348 的自发热会导致比周围 PCB 的温度更高。请注意，在读取该通道数据前，需要禁用斩波。

按照如下公式[9]将温度读数转换为℃。注意温度读数输出码字需要首先换算到 μV。

$$\text{温度}(℃) = \left(\frac{\text{温度回读}(\mu V) - 142000\mu V}{\text{温度传感器系数}}\right) + 25℃ \qquad [9]$$

其中温度传感系数 = 441μV/℃。

失调检测

在该配置中，多路选择器的差分输出短路在一起，并设置为共模电压 (AVDD – AVSS)/2。理想情况下，OFFSET 寄存器读回的值为 0h，但由于 ADC 的噪声以及源自 ADC 和外部调理电路的失调而使得读回的值产生变化。ADC 的斩波特性可以自动去除信号中的失调和失调漂移，具体请参考调制器。

通信接口

通道数据格式

数据读取操作可以输出 4 个字节（1 个状态字节，3 个数据字节），也可以仅输出 3 个数据字节，由寄存器 CONFIG0 中的位 STAT 设置（有关选项，请参阅表 16）。数据读取时 MSB(Data23)首先被移出。

表 11 通道数据格式

BYTE		BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
1	STATUS	NEW	OVF	SUPPLY	CHID4	CHID3	CHID2	CHID1	CHID0
2	MSB	Data23	Data22	Data21	Data20	Data19	Data18	Data17	Data16
3	MSB-1	Data15	Data14	Data13	Data12	Data11	Data10	Data9	Data8
4	LSB	Data7	Data6	Data5	Data4	Data3	Data2	Data1	Data0

状态字节(STATUS)

NEW

当新的转换完成时，NEW 位置高。该位一直保持有效，直到该通道数据被读走为止。如果在下一次转换更新之前未读取通道数据，则上一次转换的数据将丢失。如图 45 所示用户以比转换器的数据速率更快的速率读取数据，就可以用 NEW 位模拟$\overline{\text{DRDY}}$输出管脚的行为，这样就可以用 NEW 位来检测新的通道数据。

0 = 自上次读取操作以来，尚未更新通道数据。

1 = 自上次读取操作以来，通道数据已更新。

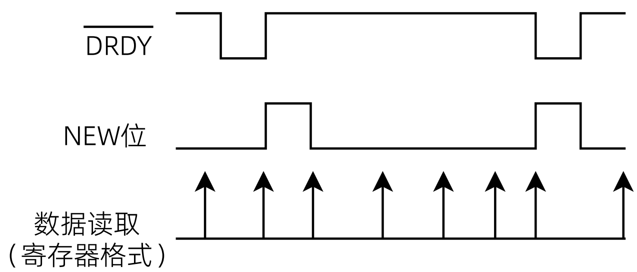


图 45 NEW 位运行模式

OVF

当该位被置高时，表示施加到 ADC 输入的差分电压已经超过转换器的范围$|V_{IN}| > 1.067VREF$。在超过范围期间，转换器的输出码字将被限制为正 FS ($V_{IN} \geq 1.067 \times VREF$)或负 FS($V_{IN} \leq -1.067 \times VREF$)。请注意，由于数字滤波器中的平均效果，该位无法检测到输入短瞬过载的情况。

SUPPLY

该位表示模拟电源电压(AVDD – AVSS)低于预设限制。当电源电压下降到 4.3V 以下（典型值）时 SUPPLY 置高，当电源电压上升到比上述置位点电压高 50mV（典型值）时 SUPPLY 重新复位。ADC 的输出数据在低电源输入条件下可能无效。

CHID[4:0]

CHID 指示所获取的数据对应的测量通道。请注意，对于固定通道模式，CHID 位是无效的。各通道对应的 CHID 以及测量优先级见表 12 。

数据字节(MSB/MSB-1/LSB)

DATA[23:0]

ADC 的输出数据宽度是 24 位(DATA[23:0])。DATA23 是最高有效位 MSB， DATA0 是最低有效位 LSB。数据是二进制的补码格式编码。

表 12 通道 ID 和测量优先级（自动扫描模式）

BITS CHID[4:0]	优先级	通道	描述
00h	1（最高级）	DIFF0 (AIN0-AIN1)	差分 0。
01h	2	DIFF1 (AIN2-AIN3)	差分 1。
02h	3	DIFF2 (AIN4-AIN5)	差分 2。
03h	4	DIFF3 (AIN6-AIN7)	差分 3。
04h	5	DIFF4 (AIN8- AIN9)	差分 4。
05h	6	DIFF5 (AIN10-AIN11)	差分 5。

BITS CHID[4:0]	优先级	通道	描述
06h	7	DIFF6 (AIN12-AIN13)	差分 6。
07h	8	DIFF7 (AIN14-AIN15)	差分 7。
08h	9	AIN0	单端 0。
09h	10	AIN1	单端 1。
0Ah	11	AIN2	单端 2。
0Bh	12	AIN3	单端 3。
0Ch	13	AIN4	单端 4。
0Dh	14	AIN5	单端 5。
0Eh	15	AIN6	单端 6。
0Fh	16	AIN7	单端 7。
10h	17	AIN8	单端 8。
11h	18	AIN9	单端 9。
12h	19	AIN10	单端 10。
13h	20	AIN11	单端 11。
14h	21	AIN12	单端 12。
15h	22	AIN13	单端 13。
16h	23	AIN14	单端 14。
17h	24	AIN15	单端 15。
18h	25	OFFSET	失调。
1Ah	26	VCC	AVDD – AVSS 电源。
1Bh	27	TEMP	温度。
1Ch	28	GAIN	增益。
1Dh	29（最低级）	REF	外部电压基准。

操作命令

命令用于读取通道数据、访问配置寄存器和控制转换过程。如果命令是寄存器读写操作，则命令字节后面会有一个或多个数据字节。如果命令字节中的位 MUL = 1，则可以在一个命令操作中读写多个寄存器（请参阅 MUL 位）。命令可以背靠背发送，无需切换$\overline{CS}$；但是，在发送数据直读命令之后，必须切换$\overline{CS}$，或者让 SPI 超时来进行复位，才能重新发送其他命令。普通的读取数据命令之后不需要切换$\overline{CS}$。

命令字节由三个字段组成：命令位(C[2:0])、多寄存器访问位(MUL)和寄存器地址位(A[3:0])；请参阅表 13 。

表 13 命令字节

7	6	5	4	3	2	1	0
C2	C1	C0	MUL	A3	A2	A1	A0

C[2:0]

支持的命令编码见下表所示：

C[2:0]	描述	说明
000	通道数据直读(DRD)	发送其它命令前切换$\overline{CS}$或使 SPI 超时。
001	通道数据读取(DR)	设置 MUL = 1；状态字节总是包含在数据中。
010	读寄存器(RR)	A[3:0] = '0000'。
011	写寄存器(RW)	
100	脉冲转换(PC)	MUL，A[3:0]忽略。
101	保留	
110	复位(RST)	MUL，A[3:0] 忽略。
111	通道数据直读(DRD)	发送其它命令前切换$\overline{CS}$或使 SPI 超时。

MUL

设置该位允许在单个命令操作中读写多个寄存器。读写操作从当前指定的寄存器开始，CM1348 会自动递增地址来完成随后寄存器的读写操作。在完成地址 = 09h 的寄存器（芯片 ID 寄存器）读写后，本次操作终止。

0 – 禁止多寄存器访问

1 – 允许多寄存器访问

多寄存器访问还可以通过以下两种方式提前终止：

1. 用户$\overline{CS}$置高。此操作将重置 SPI 接口。
2. 用户将 SCLK 保持为无效状态达 4096 个 f_{CLK} 周期。此操作将重置 SPI 接口。

A[3:0]

可访问寄存器地址见表 14 。

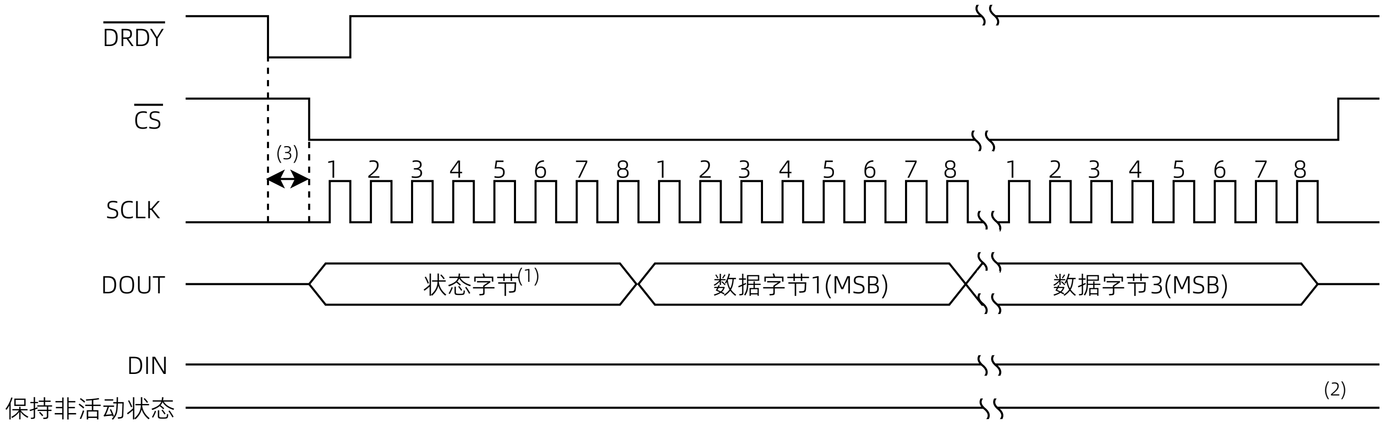
通道数据直读

当 CM1348 检测到 DIN 管脚输入的前三位是 000 或 111 时，进入数据直读模式，命令字节的其他位均无效，DOUT 管脚同步输出通道数据。进入直读模式后，其他命令将无法响应，直到 CS 拉高、或者 SPI 超时对接口重置。

如图 46 所示，通道数据总共是 3 字节或是 4 字节，这取决于 STATUS 字节是否被启用，因此需要 24 或 32 个 SCLK 完成 DOUT 管脚上的数据推送。数据必须在下次$\overline{DRDY}$拉低之前完成读取操作，否则剩余数据将会被新的转换数据覆盖，因此最好与$\overline{DRDY}$同步进行数据读取，以避免数据损坏。在同一$\overline{DRDY}$帧内第二次读取数据将返回上次读取的值。

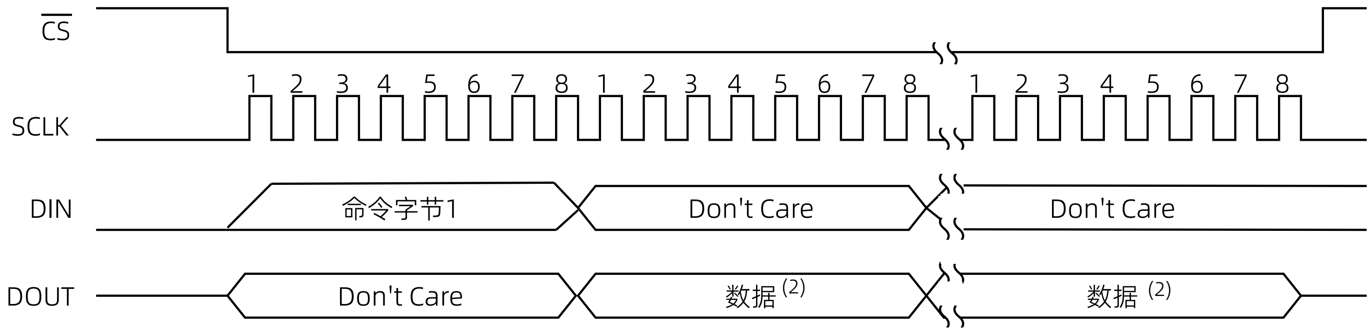
通道数据读取

命令字节的 C[2:0] = 001 表明是通道数据读取命令，该命令需要完成多个字节读取，因此 MUL 位必须置高，命令字节的其余位设置无效。发送命令字节期间，DOUT 输出的任何数据无效。从第八个 SCLK 下降沿开始（命令字节完成），通道数据的 MSB 在 DOUT 上开始输出，用户在随后 SCLK 的上升沿完成对数据读取。在 DR 命令下读取的通道数据一定是 4 个字节，包括 1 个状态字节和 3 个数据字节，因此 DR 命令总共需要 40 个 SCLK 来完成整个数据读取操作。与数据直读命令不同，读取数据时$\overline{DRDY}$拉低不会损坏数据，如图 47 所示。



说明：
（1）：适用于自动扫描模式，固定通道模式不适用。
（2）：读取通道数据后，在发送下次命令前，$\overline{CS}$必须翻转或者产生一次SPI超时。
（3）：无SCLK沿。

图 46 数据直读



说明：
（1）：当把规定数量的寄存器读走后，可以接着发送1个或多个其它命令。
（2）：4字节通道数据。见状态字节。根据MUL配置，1个或多个字节寄存器读数据。

图 47 寄存器读和通道数据读取

寄存器读

命令字节的 C[2:0] = 010 表明是寄存器读命令。如果 MUL= “1”，则可以按顺序读取 A[3:0]指定地址位开始的多个寄存器。如果 MUL = “0”，则只能读取指定寄存器中的数据。命令字节期间 DOUT 上的数据无效。从 SCLK 的第八个下降沿开始（命令字节完成），寄存器数据的 MSB 在 DOUT 上输出。随后 SCLK 的上升沿完成对一个或多个寄存器的数据读取。对于 MUL = “1” 多字节读取情况，在完成地址=09h 的寄存器（芯片 ID 寄存器）读取后，操作终止；见图 47 。

寄存器写

命令字节的 C[2:0] = 011 表明是寄存器写命令。如果 MUL = “1”，则可以按顺序写入 A[3:0]指定地址开始的多个寄存器。如果 MUL = “0”，则只能将数据写入指定寄存器。命令字节期间 DOUT 上的数据无效。从第八个 SCLK 上升沿（命令字节完成）开始，数据的 MSB 被移入。随后 SCLK 的上升沿完成对一个或多个寄存器的数据写入。对于 MUL = “1” 多字节写入情况，在完成地址 = 09h 的寄存器（芯片 ID 寄存器）写入后，操作终止，如图 48 所示。

脉冲转换

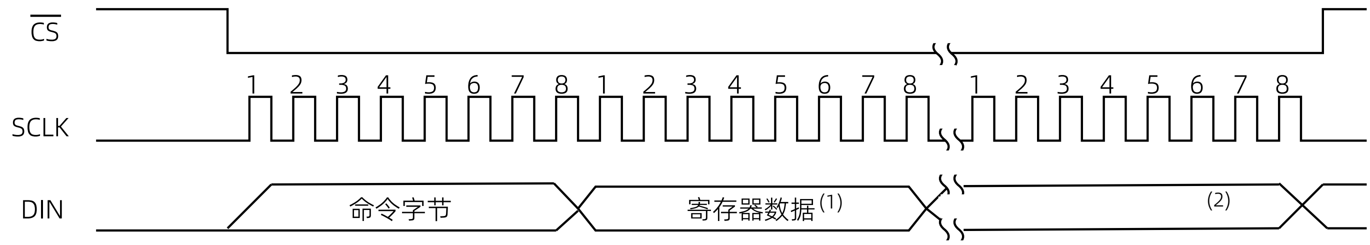
命令字节的 C[2:0] = 100 表明是脉冲转换命令，该命令下命令字节的其他位无效。其他内容参考转换控制部分。

复位

命令字节的 C[2:0] = 110 表明是复位命令。执行复位命令后，所有寄存器被复位到默认值，正在进行的转换不会被打断，但此次转换完成后的数据无效。

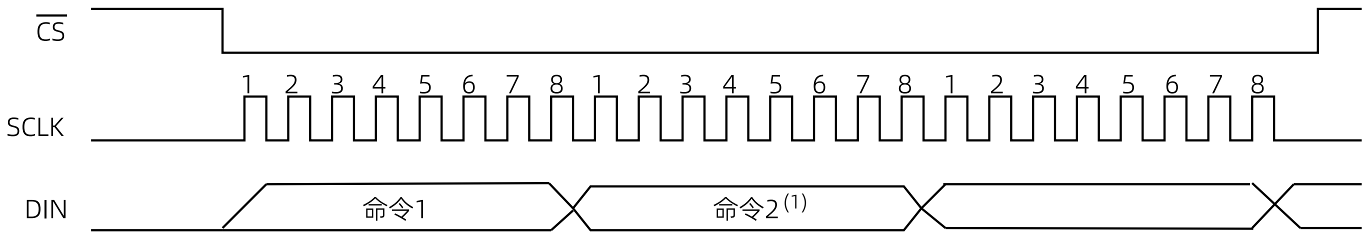
为了确保芯片 SPI 接口在可能锁死条件下成功执行复位操作，尝试以下两种方法：1）$\overline{CS}$置高后再置低，然后发送复位命令；或 2）保持 SCLK 无效状态 256 个 f_{CLK} 周期或 4096 个 f_{CLK} 周期，然后发送复位命令。

脉冲转换和复位都是单字节命令，操作如图 49 所示。



说明：
（1）：根据MUL配置，1个或多个字节寄存器写数据。
（2）：当把规定数量的寄存器读取后，可以接着发送1个或多个其它命令 。

图 48 寄存器写



说明：
（1）： 可连续发送1个或多个命令。

图 49 控制指令操作

寄存器

表 14 寄存器表

地址 A[3:0]	名称	默认值	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
00h	CONFIG0	0Ah	0	SPIRST	MUXMOD	BYPAS	CLKENB	CHOP	STAT	0
01h	CONFIG1	83h	IDLMOD	DLY2	DLY1	DLY0	SBCS1	SBCS0	DRATE1	DRATE0
02h	MUXSCH	00h	AINP3	AINP2	AINP1	AINP0	AINN3	AINN2	AINN1	AINN0
03h	MUXDIF	00h	DIFF7	DIFF6	DIFF5	DIFF4	DIFF3	DIFF2	DIFF1	DIFF0
04h	MUXSG0	FFh	AIN7	AIN6	AIN5	AIN4	AIN3	AIN2	AIN1	AIN0
05h	MUXSG1	FFh	AIN15	AIN14	AIN13	AIN12	AIN11	AIN10	AIN9	AIN8
06h	SYSRED	00h	0	0	REF	GAIN	TEMP	VCC	0	OFFSET
07h	GPIOC	FFh	CIO7	CIO6	CIO5	CIO4	CIO3	CIO2	CIO1	CIO0
08h	GPIOD	00h	DIO7	DIO6	DIO5	DIO4	DIO3	DIO2	DIO1	DIO0
09h	ID	8Bh	ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0

CONFIG0（地址 = 00h）

表 15 CONFIG0（地址 = 00h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
0	SPIRST	MUXMOD	BYPAS	CLKENB	CHOP	STAT	0

默认值 = 0Ah。

SPIRST

该位设置 SPI 接口被复位的判定时间，同时也相当于设置了读写操作时 SCLK 的频率下限。SPI 接口被复位之后，即可接收新的命令。

0 = SCLK 在 4096f_{CLK} 周期（256μs，f_{CLK} = 16MHz）处于无效状态后复位（默认值）。

1 = SCLK 在 256f_{CLK} 周期（16μs，f_{CLK} = 16MHz）处于无效状态后复位。

MUXMOD

此位设置自动扫描或固定通道操作模式。

0 = 自动扫描模式（默认）

1 = 固定通道模式

BYPAS

该位选择从多路选择器的内部或外部将信号输入到 ADC。

0 = 多路选择器从内部直接输入到 ADC（默认）。

1 = 多路选择器输出到外部后经由 ADCINP 和 ADCINN 输入到 ADC。

请注意，无论 BYPAS 设置如何，温度、VCC、增益和基准这些系统自检读数都会自动使用内部连接，只有失调读数使用 BYPAS 的设置。

CLKENB

该位配置内部时钟是否输出到 CLKIO 管脚。时钟输出源于芯片晶体振荡器和 PLL 电路。

0 = 内部时钟不输出到 CLKIO。

1 = 内部时钟输出到 CLKIO（默认）。

注：如果 CLKSEL 管脚设置为“1”，则 CLKIO 管脚仅为时钟输入。在这种情况下，设置该位无效。

CHOP

该位设置是否启用外部斩波功能。

0 = 禁用斩波（默认）

1 = 启用斩波

注意，对于内部系统读数（温度、VCC、增益和基准），CHOP 位必须为 0。

STAT

从 CM1348 读取通道数据时，转换数据通常包含一个状态字节。但是，在某些 CM1348 操作模式下，可以禁用状态字节。表 16 显示了操作模式和数据读取格式。

0 = 状态字节已禁用

1 = 状态字节启用（默认值）

表 16 状态字节

模式	通道数据读取命令	通道数据直读命令
自动扫描	始终启用	由 STAT 位决定启用或禁用
固定通道	始终启用（字节未定义）	始终禁用

CONFIG1（地址 = 01h）

表 17 CONFIG1（地址 = 01h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
IDLMOD	DLY2	DLY1	DLY0	SBCS1	SBCS0	DRATE1	DRATE0

默认值 = 83h

IDLMOD

该位配置未转换时进入待机模式还是休眠模式。休眠模式提供较低电源功耗，但重新进入转换模式需要的唤醒时间较长；请参阅空闲模式部分。

0 = 选择待机模式

1 = 选择休眠模式（默认）

DLY[2:0]

该位配置通道切换之后的延迟时间。该值应设置的足够大，以保证通道信号转换之前有足够的建立时间，请参阅自动扫描模式中的开关延时部分（默认值 = 000）。

SBCS[1:0]

该位设置传感器偏置电流源。

0=传感器偏置电流源关闭（默认值）

1 = 1.5μA 电流源

3 = 24μA 电流源

DRATE[1:0]

该位设置转换器的数据速率。较慢的数据速率会提高分辨率；见表 6 。实际数据速率可能要比表中列出的值更慢，具体取决于开关时间延迟或斩波功能的使用情况。请参阅自动扫描模式中的开关延时部分。数据速率与主时钟频率成比例。

DRATE[1:0]	自动扫描模式数据速率 (SPS)	固定通道模式数据速率 (SPS)
11	29520	125000
10	17279	31250
01	6499	7813
00	1859	1953

f_{CLK} = 16MHz，Chop = 0，Delay = 0。

MUXSCH（地址 = 02h）

表 18 MUXSCH（地址 = 02h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
AINP3	AINP2	AINP1	AINP0	AINN3	AINN2	AINN1	AINN0

默认值 = 00h

该寄存器配置固定通道模式下待转换信号所在的通道，寄存器 CONFIG0 中的 MUXMOD 位必须设置为“1”。在该模式中，位 AINN[3:0]选择 ADC 的负极模拟输入通道，位 AINP[3:0]选择 ADC 的正极模拟输入通道。请参阅固定通道模式部分。

MUXDIF（地址 = 03h）

表 19 MUXDIF（地址 = 03h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
DIFF7	DIFF6	DIFF5	DIFF4	DIFF3	DIFF2	DIFF1	DIFF0

默认值 = 00h

该寄存器用于自动扫描模式下差分输入通道（DIFF0...DIFF7）的选择。差分通道的两个输入，固定配置为相邻的两个通道（AIN0/AIN1、AIN2/AIN3 等）。对该寄存器的写操作会将内部通道指针重置为优先级最高的通道（见表 12 ）。

0 = 通道不进行转换。

1 = 待转换通道。

MUXSG0,MUXSG1（地址 = 04h、05h）

表 20 MUXSG0（地址 = 04h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
AIN7	AIN6	AIN5	AIN4	AIN3	AIN2	AIN1	AIN0

默认值 = FFh

表 21 MUXSG1：多路选择器单端输入选择寄存器（地址 = 05h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
AIN15	AIN14	AIN13	AIN12	AIN11	AIN10	AIN9	AIN8

默认值 = FFh

该寄存器用于自动扫描模式下单端输入通道的选择。所有单端输入均相对于 AINCOM 输入进行测量，AINCOM 可以设置为模拟电源范围±100mV 内的任何电平。对该寄存器的写操作会将内部通道指针重置为优先级最高的通道（见表 12 ）。

0 = 通道不进行转换。

1 = 待转换通道。

SYSRED（地址 = 06h）

表 22 SYSRED（地址 = 06h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
0	0	REF	GAIN	TEMP	VCC	0	OFFSET

默认值 = 00h

该寄存器用于自动扫描模式下系统自检信号通道的选择。对该寄存器的写操作会将内部通道指针重置为优先级最高的通道（见表 12 ）。

0 = 通道不进行转换。

1 = 待转换通道。

GPIOC（地址 = 07h）

表 23 GPIOC（地址 = 07h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
CIO7	CIO6	CIO5	CIO4	CIO3	CIO2	CIO1	CIO0

该寄存器将 GPIO 管脚配置为输入或输出。请注意，管脚的默认配置是输入，需要避免处于浮空状态。请参阅 GPIO 部分。

0 = GPIO 为输出。

1 = GPIO 为输入（默认）。

GPIOD（地址 = 08h）

表 24 GPIOD（地址 = 08h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
DIO7	DIO6	DIO5	DIO4	DIO3	DIO2	DIO1	DIO0

默认值 = 00h

该寄存器用于向 GPIO 管脚读取和写入数据。当读取该寄存器时，返回的数据与 GPIO 外部管脚的状态相对应，无论它们是配置为输入还是输出。管脚配置为输入时，对 GPIOD 的写入无效。请参阅 GPIO 部分。

0 = GPIO 为逻辑低（默认值）。

1 = GPIO 为逻辑高。

ID（地址 = 09h）

表 25 ID（地址 = 09h）

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0

默认值 = 8Bh

该只读寄存器提供芯片 ID。

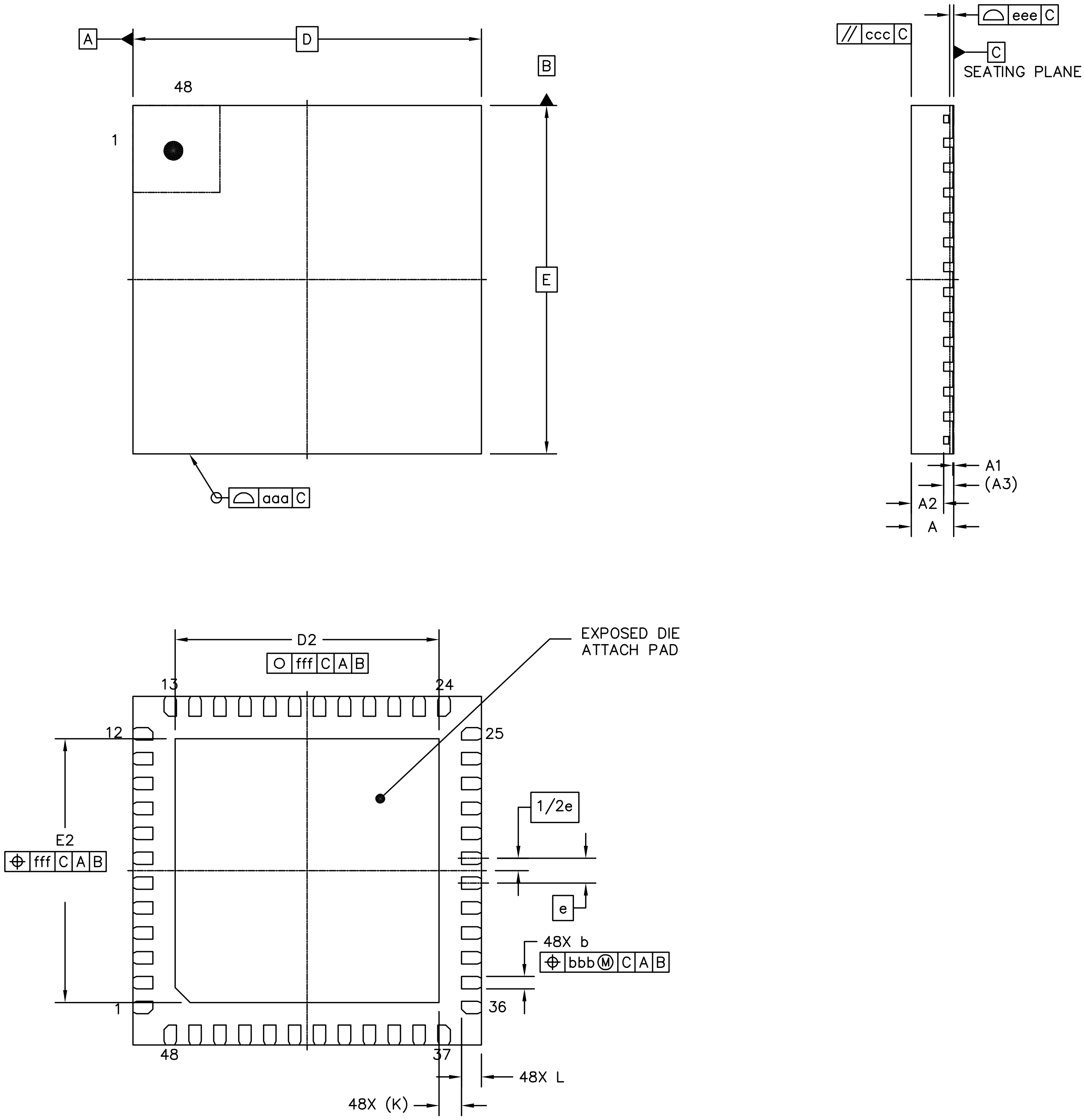
封装及订购信息

封装形式

CM1348 采用 QFN48 封装。

产品外形图

产品外形图如下图所示。



Mark	Dimensions (mm)		
	Min	Typ	Max
A	0.80	0.85	0.90
A1	0	0.02	0.05
A2	-	0.65	-
A3	0.203 (REF)		
b	0.20	0.25	0.30
D	7.00 (BSC)		
E	7.00 (BSC)		
e	0.50 (BSC)		
D2	5.20	5.30	5.40
E2	5.20	5.30	5.40
L	0.30	0.40	0.50
K	0.45 (REF)		
aaa	0.10		
ccc	0.10		
eee	0.08		
bbb	0.10		
fff	0.10		

订购信息

型号	温度范围	封装	包装	包装数量
CM1348-QFNTR	-40℃~125℃	QFN48	Tray	2600